

Grundlagen der Digitaltechnik GD

Klausur vom 10. 7. 2014

Aufgaben und Musterlösungen

1. Abb. 1 zeigt einen Multiplexer, mit dem eine Schaltfunktion implementiert wurde.

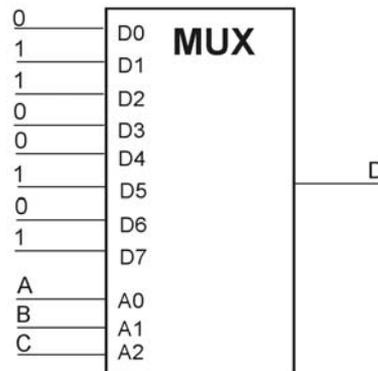


Abb. 1

- Geben Sie die Wahrheitstabelle an.
- Geben Sie die kanonische disjunktive Normalform (KDNF) der Schaltfunktion an.
- Skizzieren Sie eine entsprechende Schaltung mit NAND-Gattern. Die Anzahl der Eingänge dürfen Sie frei wählen. Die Negation von Variablen ist nicht mit Kreisen anzudeuten, sondern ebenfalls mit NAND-Gattern zu implementieren. Minimierung ist nicht erforderlich. Denken Sie aber auch an Kleinigkeiten, wie ungenutzte Eingänge...

(Zusammen 15 Punkte)

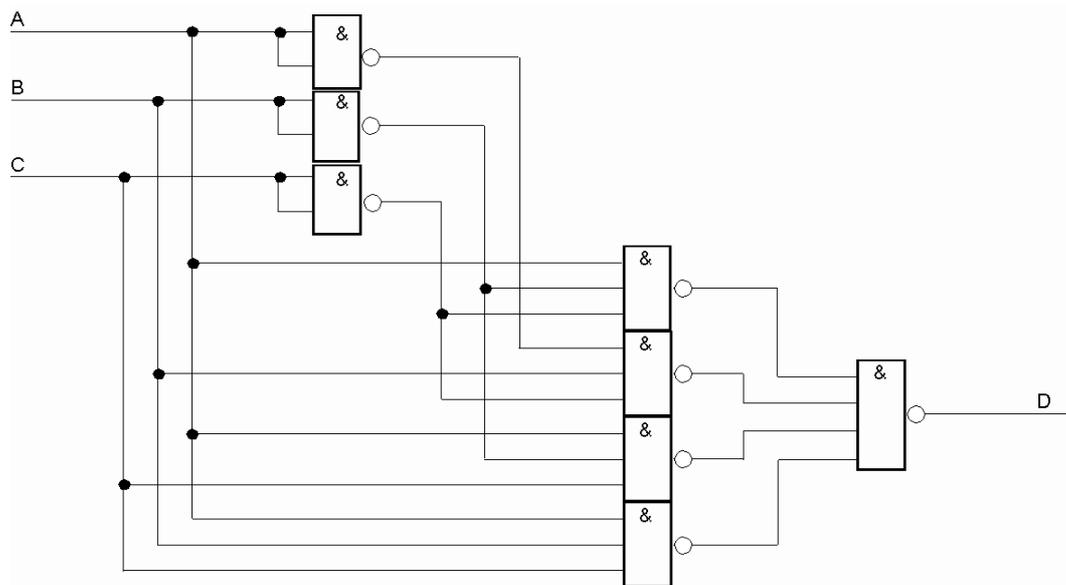
a)

C	B	A	D
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

b)

$$D = \overline{C}\overline{B}A \vee \overline{C}B\overline{A} \vee C\overline{B}\overline{A} \vee CBA$$

c)



2. Entwerfen Sie eine Zählerschaltung mit drei T-Flipflops A, B, C, die gemäß Tabelle 1 zyklisch zählt (von Stellung 6 wieder nach Stellung 1). Beim Einschaltrücksetzen wird Stellung 1 eingenommen (asynchrones Rücksetzen; darum müssen Sie sich nicht kümmern). Es genügt, die Schaltfunktionen für die T-Eingänge anzugeben. Minimierung ist nicht erforderlich.

(10 Punkte)

Stellung	A	B	C
1	0!	0	0
2	1	0!	0
3	1	1	0!
4	1!	1	1
5	0	1!	1
6	0	0	1!

Tabelle 1 “!” = Änderung mit dem nächsten Takt.

$$TA = \overline{A}\overline{B}\overline{C} \vee ABC$$

$$TB = \overline{A}BC \vee \overline{A}BC$$

$$TC = ABC \vee \overline{A}\overline{B}C$$

3. Abb. 2 zeigt eine Flipflopschaltung und ein Taktdiagramm. Zeichnen Sie jeweiligen Signalverläufe ein. Die Flipflops sind anfänglich gelöscht.

(12 Punkte)

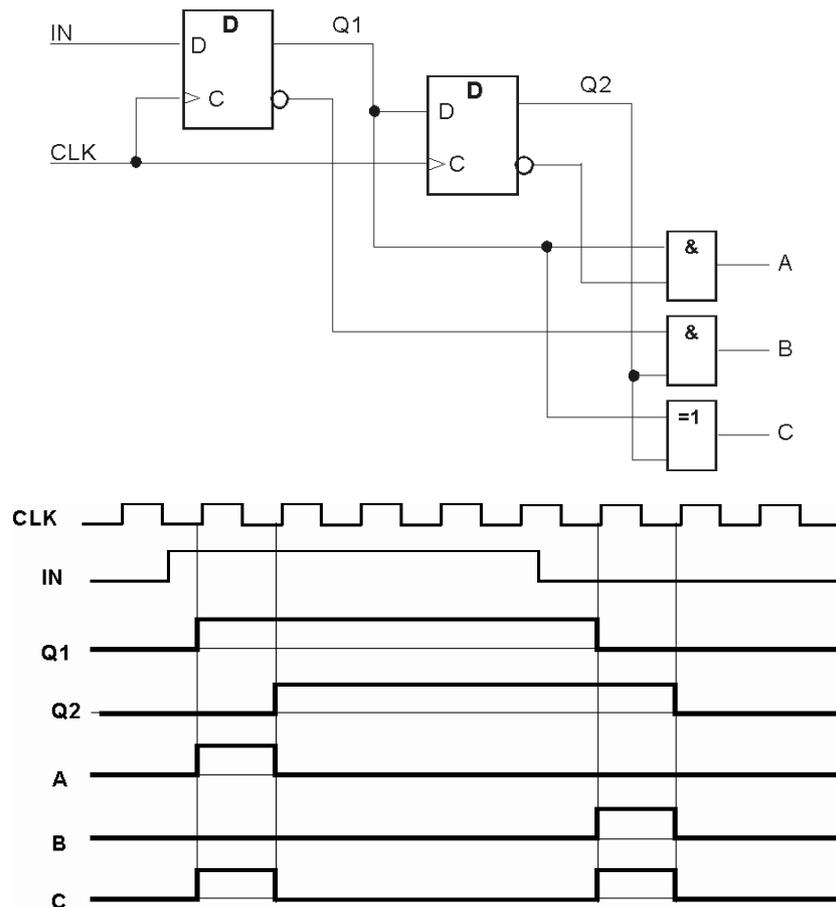


Abb. 2

4. Worin besteht der grundsätzliche Unterschied zwischen einem Mealy-Automaten und einem Moore-Automaten? (Kurz erläutern.)

(5 Punkte)

- Mealy: die Ausgabefunktion hängt von den Eingängen und vom aktuellen Zustand ab.
- Moore: die Ausgabefunktion hängt nur vom aktuellen Zustand ab.

5. Erläutern Sie kurz die Zustandskodierung OHE = One Hot Enable (haben Sie im Praktikum mit zu tun gehabt...). Was ist der grundsätzliche Nachteil? Nennen Sie aber auch wenigstens einen grundsätzlichen Vorteil.

(8 Punkte)

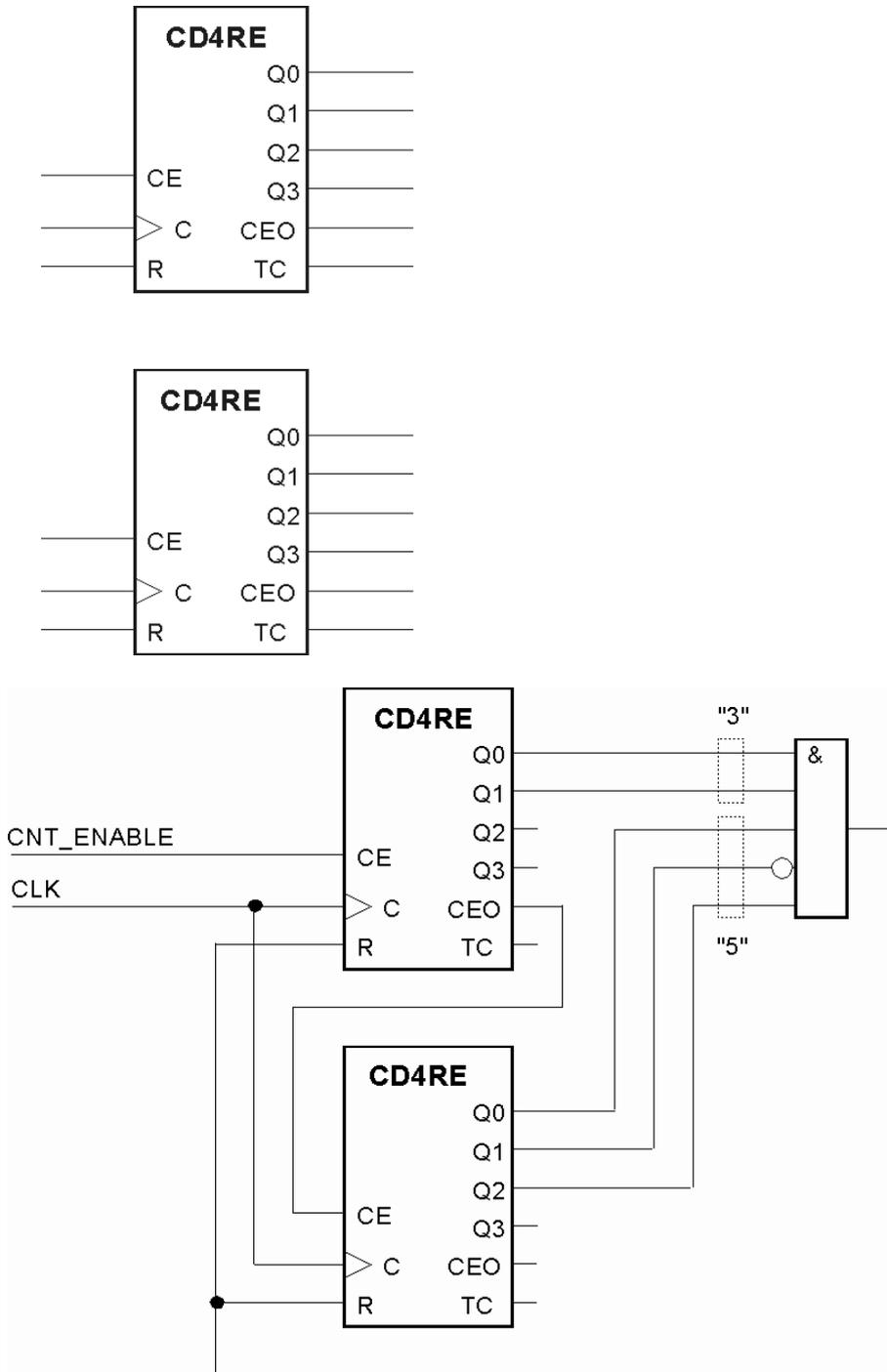
- Nachteil: ein Flipflop je Zustand. Von 20, 30 Zuständen an aufwärts wird es schon etwas viel...
- Vorteile: einfache kombinatorische Verknüpfungen (weniger Gatter, kürzere Verzögerungszeiten = schneller), gut geeignet für die Zellen der FPGAs (die ohnehin Flipflops enthalten), wenige Schaltvorgänge (nur 2 Flipflops zu einer Zeit), einfach zu entwerfen, einfaches Umcodieren (weil 1-aus-n-Codierung), leichteres Fehlersuchen.

6. Wieviele Flipflops sind für einen Zähler erforderlich, der modulo 18 zählen soll:
- a) bei Ausführung als Ringzähler, 18
 - b) bei Ausführung als Johnsonzähler, 9
 - c) bei Ausführung als asynchroner Binärzähler, 5
 - d) bei Ausführung als synchroner Binärzähler? 5

(4 Punkte)

7. Abb. 3 zeigt zwei Zählerbausteine, wie Sie sie im Praktikum eingesetzt haben. Bauen Sie damit einen Dezimalzähler, der von Null an modulo 53 zählt. Das Taktsignal heißt CLK, das Zählerlaubnissignal CNT_ENABLE. Sie dürfen beliebige weitere Bauelemente verwenden. Minimierung ist nicht erforderlich, Anfangsrücksetzen ist nicht erforderlich.

(12 Punkte)



Die höherwertigen Zählerstellen dürfen, müssen aber nicht decodiert werden (sie werden nie erreicht, sind also Don't Cares).

Abb. 3

8. Eine Leuchtanzeige soll mit drei Signalen wie folgt angesteuert werden (Abb. 4):

- Aus, wenn alle drei Signale inaktiv.
- Dauernd ein, wenn Signal ON aktiv.
- Langsam blinkend, wenn Signal SLOW aktiv.
- Schnell blinkend, wenn Signal FAST aktiv.

Die Blinkimpulse sind gegeben (Signale SLOW_PULSES und FAST_PULSES). Alle Signale sind aktiv High. Wenn mehrere Steuersignale gleichzeitig aktiv sind, soll folgender Vorrang gelten: 1. langsames Blinken, 2. schnelles Blinken, 3. dauernd ein. Skizzieren Sie eine entsprechende Schaltung auf Grundlage von UND- und ODER-Gattern. Negationen dürfen mit Kreisen angedeutet werden. Minimierung ist nicht erforderlich.

(10 Punkte)

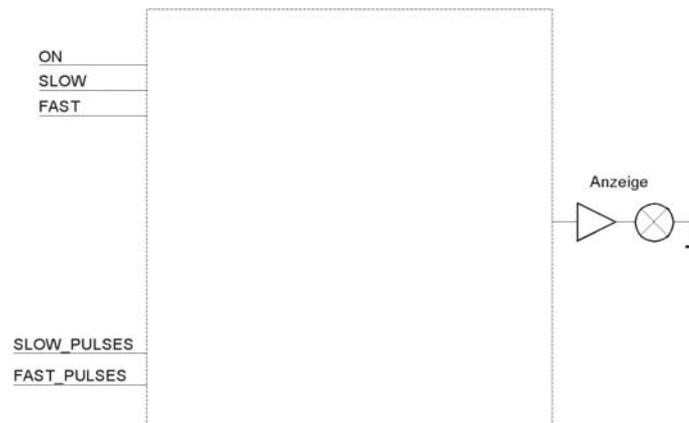


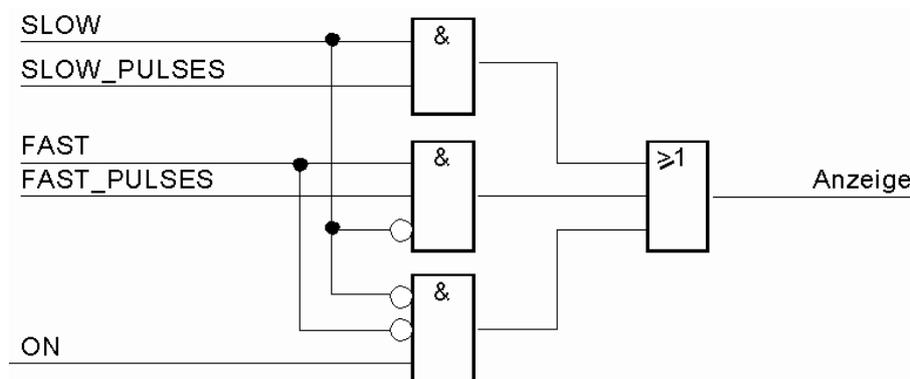
Abb. 4 (Neues Blatt, wenn es nicht hineinpaßt.)

Anzeige =

$$SLOW_PULSES \bullet SLOW \vee$$

$$FAST_PULSES \bullet FAST \bullet \overline{SLOW} \vee$$

$$ON \bullet \overline{SLOW} \bullet \overline{FAST}$$



9. Lösen Sie Aufgabe 8 mit einem Multiplexer 8:1 (Abb. 5).

(8 Punkte)

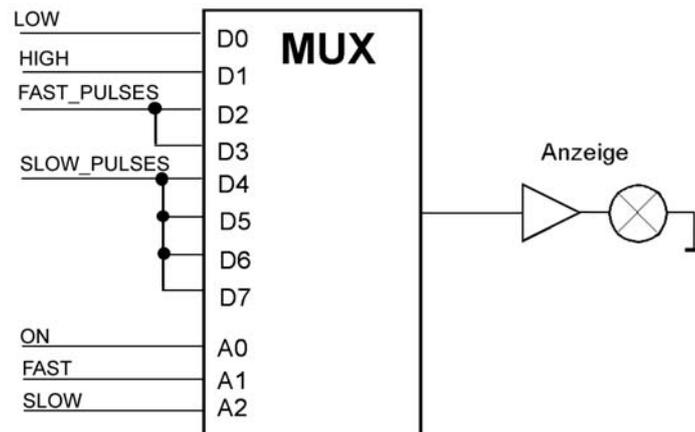


Abb. 5

10. Skizzieren Sie den Aufbau einer CPLD-Makrozelle (es genügt eine einfache Skizze, die das Wesentliche zeigt). Mit solchen CPLDs haben Sie auch im Praktikum gearbeitet... (5 Punkte)
11. Mit welchem der dargestellten Gatter ist die Verknüpfung von Abb. 6 auf einfachste Weise zu realisieren? (Ankreuzen. Kurze Begründung.) (8 Punkte)

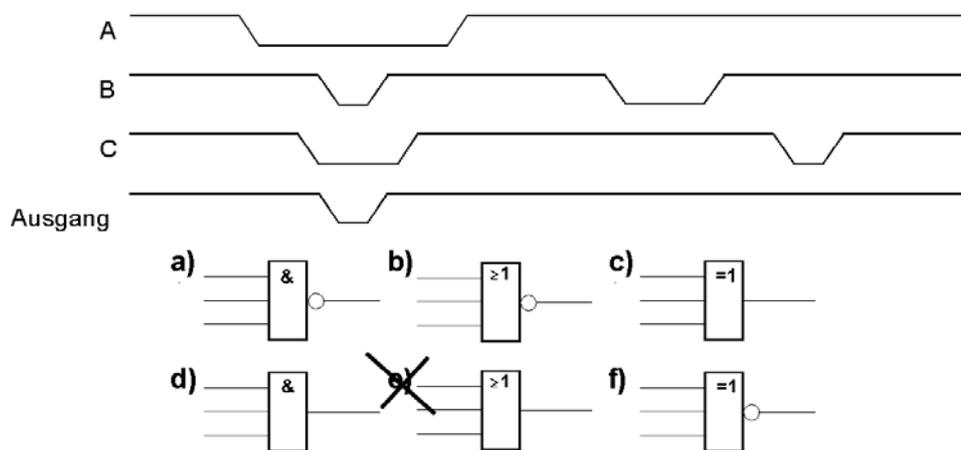


Abb. 6

Es ist das Gatter e). Der Ausgang ist nur dann Low, wenn alle Eingänge Low sind. Also eine ODER-Verknüpfung.

12. Minimieren Sie die folgende Schaltfunktion mittels KV-Diagramm (Karnaugh-Plan; Abb. 7). Sie dürfen auch eine andere Vorlage verwenden.

$$\bar{a}\bar{b}(\bar{c}\bar{d} \vee cd) \vee \bar{a}bcd \vee abc\bar{d}$$

Folgende Signalbelegungen kommen in der betreffenden Anwendung nicht vor:

a	b	c	d
1	0	0	1
1	0	1	0

Es sind Don't Cares (X).

(10 Punkte)

Die KDNF:

$$\overline{a}\overline{b}\overline{c}\overline{d} \vee \overline{a}\overline{b}c\overline{d} \vee \overline{a}b\overline{c}\overline{d} \vee \overline{a}bc\overline{d} \vee \overline{a}bcd$$

		C: 0		C: 1			
		0	0	1	1		
A:	0	0 = $\overline{a}\overline{b}\overline{c}\overline{d}$	1 = $\overline{a}\overline{b}c\overline{d}$	3 = $\overline{a}b\overline{c}\overline{d}$	2 = $\overline{a}bc\overline{d}$	B:	
	0	4 = $\overline{a}b\overline{c}d$	5 = $\overline{a}bcd$	7 = $\overline{a}bcd$	6 = $\overline{a}bcd$	1	1
	1	12 = $ab\overline{c}\overline{d}$	13 = $ab\overline{c}d$	15 = $abcd$	14 = $abcd$	1	1
	1	8 = $ab\overline{c}\overline{d}$	9 = $ab\overline{c}d$	11 = $ab\overline{c}d$	10 = $ab\overline{c}d$	0	0
		D: 0		D: 1			
		0	1	1	0		
		1	1	1	X		

Abb. 7

$$\overline{a}\overline{b} \vee \overline{a}\overline{c} \vee \overline{a}bcd$$