

# Praktikum Digitaltechnik SS 2011

## Versuch 1

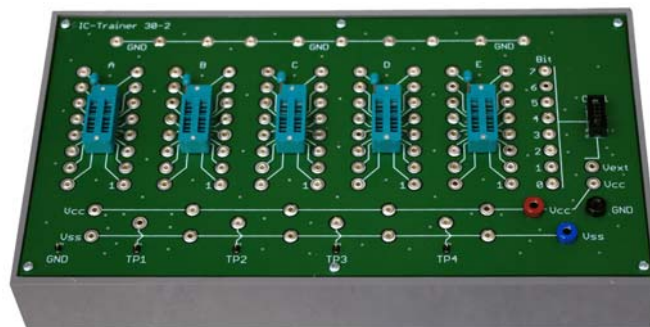
Stand: 25. 3. 11

### Versuchsziele:

- Einsatz von und Schaltungsaufbau mit elementaren Digitalschaltkreisen,
- Erprobung von Digitalschaltungen im statischen und dynamischen Betrieb,
- Einführung in die Nutzung des Oszilloskops.

### Versuchsplattform:

IC-Trainer 10a, Schalterfeld 74, Meßadapter 09b, Festspannungsnetzgerät 08, Taktgenerator (Signalgenerator), Oszilloskop. Siehe Text "Laborplatz 10 n.A.". Es werden Schaltkreise der Baureihe 74ALS eingesetzt. Die Anschlußbelegungen finden sie in einer ergänzenden Übersicht. Praxistip: tragen Sie – als Versuchsvorbereitung – die Anschlußnummern in die Schaltbilder ein, so daß Sie sofort wissen, wie zu stöpseln ist.



**Abb. 1** Der IC-Trainer 10a.

### Der oberste Grundsatz:

Alles mit Ruhe angehen. Sorgfältig arbeiten. Was nicht fertig wird, bleibt liegen. Wer dies wünscht, kann außerhalb der Unterrichtsstunden Versuche wiederholen oder auf eigene Faust experimentieren. Hierzu bitte den verantwortlichen Laboringenieur, Herrn Gaedig, ansprechen.

### Versuchsdurchführung:

1. Stromversorgungs- und Meßgeräteanschlüsse bleiben. Nicht ändern!

**ACHTUNG:** Vor dem Einschalten kontrollieren, ob Versorgungsspannung und Masse richtig angesteckt sind. Wer es nicht wirklich weiß, fragt besser nach.

2. Festspannungsnetzgerät aus.
3. Schaltkreise aussuchen und stecken. Zur Ordnung im Aufbewahrungskasten siehe die Schrift zum Laborplatz und die Übersicht über die Anschlußbelegungen. Zum Stecken Schwenkhebel der Fassung auf. Nach dem Stecken schließen. Stecken mit der Kerbe nach unten in Fassung unten aufsitzend. Pin 1 ist immer unten rechts. Dann geht es nach oben zu Pin 2, 3 usw., dann weiter nach links und wieder abwärts bis Pin 14 oder 16.

5. + 5 V (VCC) und Masse stecken (kurze Kabel). VCC immer unterstes Pin links, Masse oberstes Pin rechts.
6. Ggf. weitere VCC/VSS- und Masseverbindungen stecken (Festwerte).
7. Die eigentliche Schaltung stecken und mit dem Laborplatz verbinden. Für Verbindungen 4 mm auf 2,3 mm Sonderkabel (gelb) einsetzen.
8. Festspannungsnetzgerät ein. Probieren, ob es funktioniert.
9. Festspannungsnetzgerät aus. Ggf. alles abbauen. Für neue Aufgabe zu Schritt 3.

Praxistip: Im Drahtverhau sind die einzelnen Verbindungen nur schwer zu überprüfen. Oftmals führt es schneller zum Erfolg, wenn man eine nicht funktionierende Schaltung ganz abbaut und Verbindung für Verbindung mit Bedacht neu stöpselt.

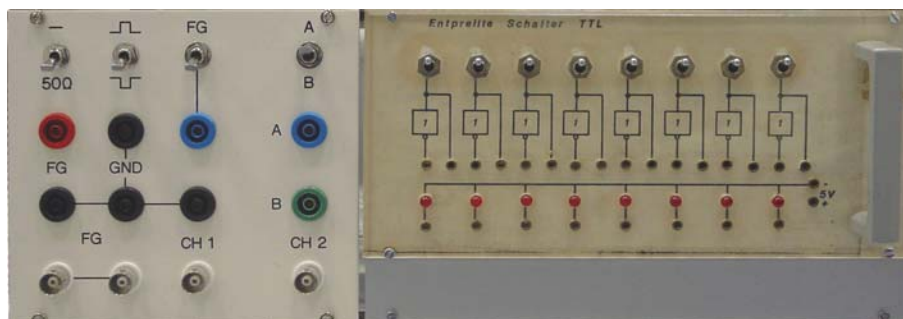
#### ACHTUNG:

- Schaltkreise an die Stellen im Aufbewahrungskasten zurückstecken (wenigstens näherungsweise), an der sie entnommen wurden.
- Beim Abbauen Stecker für Stecker ziehen. Keineswegs versuchen, so viele Kabel wie möglich auf einmal herauszureißen – dies würde als sehr unfreundlicher Akt gewertet werden...

#### *Offene Eingänge und ungenutzte Funktionselemente im Schaltkreis*

Offene TTL-Eingänge wirken so, als wären sie mit einem High-Pegel belegt. Sie wirken aber auch als Antennen und sind stöempfindlich.

- a) das professionelle Vorgehen: alle offenen Eingänge mit einem passenden Festwert belegen, alle ungenutzten Funktionselemente so mit Festwerten belegen, daß sie garantiert nicht schalten.
- b) Erleichterung für Versuchsdurchführung (weil es hier nicht so darauf ankommt): offene Eingänge und ungenutzte Funktionselemente frei lassen.
- c) Erfahrungstatsache: unbeschaltete offene Eingänge führen doch gelegentlich dazu, daß die Schaltungen nicht funktionieren. Deshalb solche Eingänge stets mit passenden Festwerten belegen. Solche Festbeschaltungen sind in den folgenden Schaltbildern aber – der Übersichtlichkeit wegen – nicht dargestellt.



**Abb. 2** Meßadapter 09a und Schalterfeld 74.

#### *Vorübung 1:*

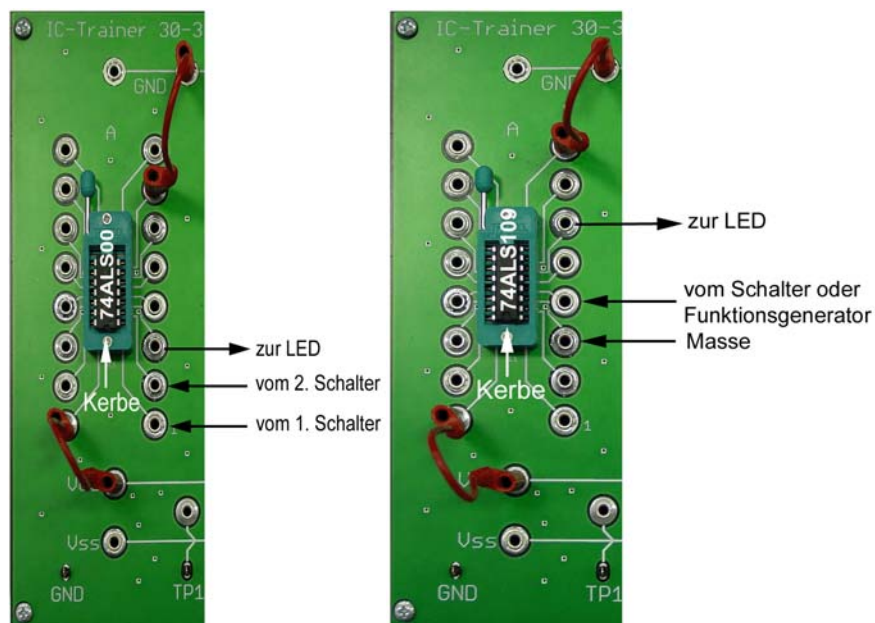
Einen Gatterschaltkreis 74ALS00 stecken (Abb. 3a). Ein Gatter an das Schalterfeld anschließen (zwei Schalter und eine Leuchtdiode) und die Wahrheitstabelle abprüfen.

*Vorübung 2:*

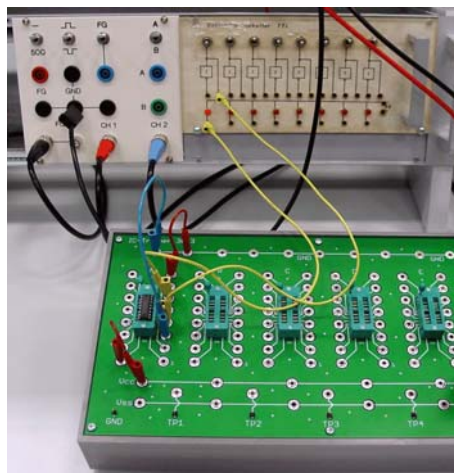
Einen Flipflopschaltkreis 74ALS109 stecken (Abb. 3b und 4). Das erste Flipflop wie folgt anschließen: C an einen Schalter, Q an eine Leuchtdiode. Der K-Eingang muß, weil er invertiert wirkt, an Masse angeschlossen werden. Alle anderen Eingänge dürfen offengelassen werden. Probieren, ob sich die Anordnung wie ein 2:1-Teiler verhält (Toggle-Funktion). Dann wird der Takteingang über den Meßadapter an den Funktionsgenerator angeschlossen. Der Ausgang wird mit dem Kanal 2 des Oszilloskops verbunden (Abb. 5; beide Verbindungen mit Sonderkabeln 4 mm auf 2,3 mm und den Meßadapter). Geräte einschalten. Das Oszilloskop stellt die Zeitverläufe der Signale dar. Die 2:1-Teilung muß zu erkennen sein (Abb. 6). Wenn nichts Brauchbares zu sehen ist, die Taste AUTO SET betätigen. Die Bedienung des Oszilloskops wird auf Wunsch genauer erklärt.

*Vorübung 3:*

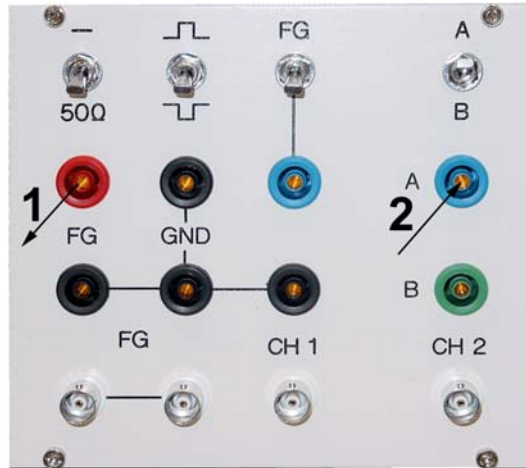
Wenn wir den Schaltkreis schon mal gesteckt haben, nehmen wir auch das zweite Flipflop in Betrieb. Der invertierte Ausgang des ersten Flipflops muß mit dem Takteingang des zweiten verbunden werden. Dessen K-Eingang ist zudem an Masse anzuschließen (Abb. 7). Wird das Ausgangssignal des zweiten Flipflops auf dem zweiten Kanal des Oszilloskops dargestellt, muß eine Frequenzteilung im Verhältnis 4:1 zu erkennen sein (Abb. 8).



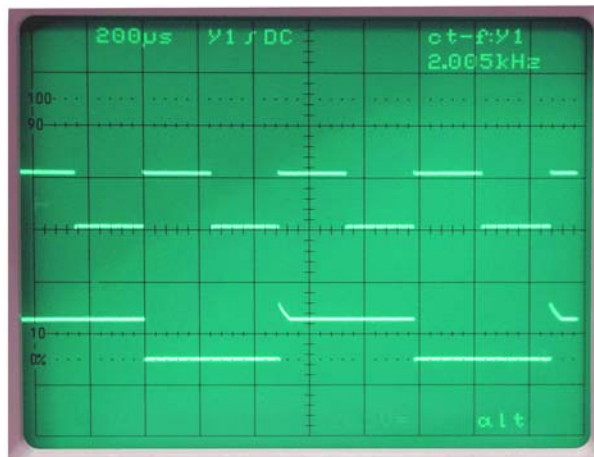
**Abb. 3** Die Vorübungen. a) NAND-Gatter; b) Toggle-Flipflop.



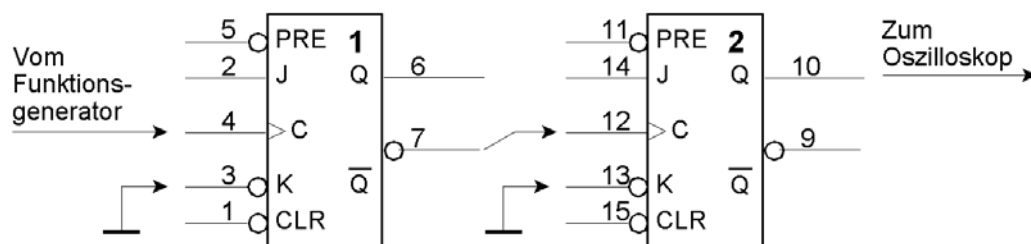
**Abb. 4** Das Toggle-Flipflop als Vorübung. Der Aufbau sieht noch einigermaßen übersichtlich aus...



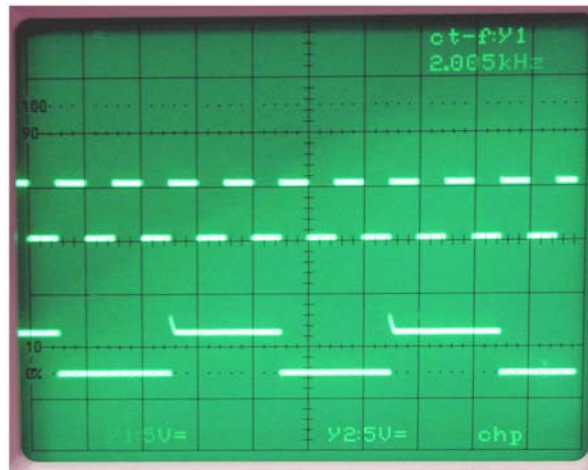
**Abb. 5** Den Versuchsaufbau an den Meßadapter anschließen. Alle Kippschalter nach oben. 1 - vom Funktionsgenerator zum Takteingang; 2 - vom Flipflop Ausgang zum Oszilloskop.



**Abb. 6** Das Flipflop als 2:1-Teiler. Oben der Takt, unten das Ausgangssignal. Die Spikes ergeben sich als Folge des einfachen Versuchsaufbaus (lange Kabel, keine richtige Masseverteilung usw.). Sie werden kleiner, wenn man das Signal mittes Tastkopf adaptiert.



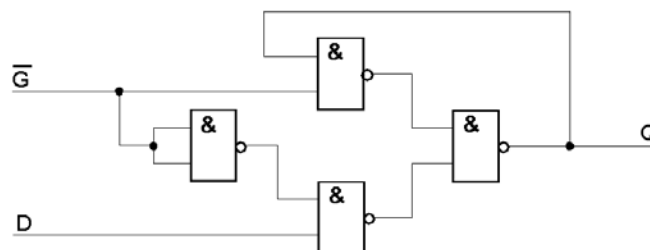
**Abb. 7** Die Schaltung der Vorübung 3.



**Abb. 8** Das Flipflop als 4:1-Teiler. Oben der Takt, unten das Ausgangssignal. Ggf. am Zeitbasisknopf drehen, bis sich ein stabiles Bild ergibt.

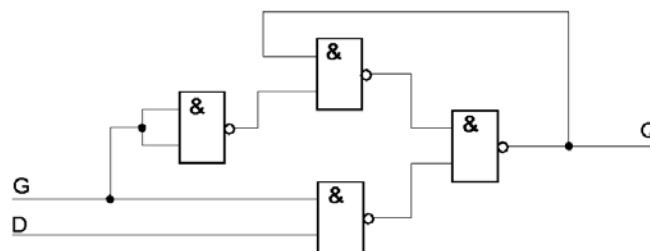
*Aufgabe 1:* Bauen Sie ein D-Latch auf Grundlage eines 2-zu-1-Multiplexers

Beginnen Sie zunächst mit der Schaltung von Abb. 9. Erprobung: mit Schaltern und Leuchtdioden. Stellen Sie – um keine Signalkombination zu übersehen – hierzu eine Wahrheits- oder Funktionstabelle auf. Wenn Takt G aktiv ist, muß der Datenausgang Q dem Dateneingang D nachfolgen. Wird G inaktiv, muß Q die letzte Belegung des Dateneingangs D halten. Weitere Änderungen der Belegung von D dürfen keine Auswirkungen auf Q haben. Achtung: G an den negierten Ausgang des betreffenden Schalters anschließen.



**Abb. 9** Das erste D-Latch.

Bauen Sie nun das Latch probeweise um (Abb. 10). Der G-Eingang ist an den nichtinvertierenden Ausgang des Schalters anzuschließen.



**Abb. 10** Es kann sein, daß dieses D-Latch nicht funktioniert. Sie sollten sich überlegen, weshalb...

Funktioniert das so?

- Wenn nicht: weshalb nicht?
- Wenn doch: schalten Sie zwischen Negator und oberem NAND eine weitere Verzögerung ein, z. B. zwei Negatoren in Reihe. Wann hört die Schaltung auf, richtig zu funktionieren?

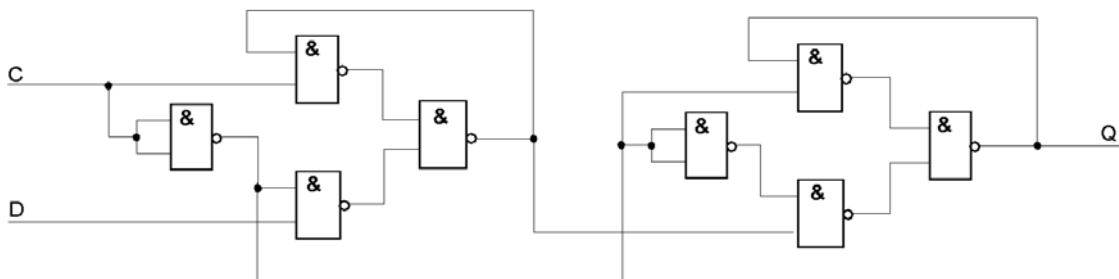
Die Quintessenz: wir müssen erst die Rückführung schließen, ehe wir die Durchreiche auftrennen – so wie dies gemäß Abb. 9 bereits ausgeführt wurde.

**Aufgabe 2:** Bauen Sie aus zwei D-Latches ein D-Flipflop in Master-Slave-Ausführung

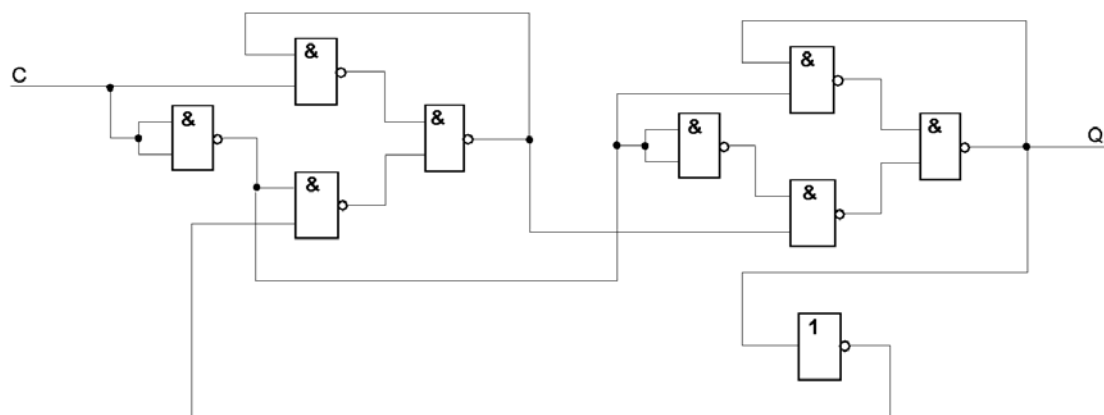
Es sind zunächst zwei D-Latches gemäß Abb. 5 aufzubauen. Dann werden beide Latches zum D-Flipflop verschaltet (Abb. 11). Erprobung: Schaltet der Takteingang C von Low nach High, so muß die aktuelle Belegung des Dateneingangs am Ausgang Q erscheinen. Ansonsten dürfen Änderungen an D keinen Einfluß auf Q haben, gleichgültig wie der Takteingang C belegt ist.

**Aufgabe 3:** Verschalten Sie das aufgebaute D-Flipflop zum 2:1-Teiler

Ein 2:1-Teiler entsteht durch Rückführung des invertierten Ausgangs auf den D-Eingang (Abb. 12). Erprobung: 1. statisch: Ausgangsbelegung muß mit jedem Aktivieren (Einschalten) des Takteingangs C wechseln. 2. mittels Oszilloskop (wie in den Vorübungen 2 und 3).



**Abb. 11** Ein D-Flipflop aus zwei D-Latches.

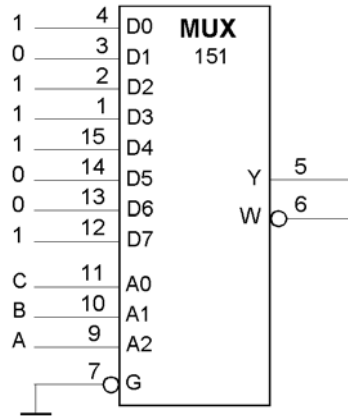


**Abb. 12** Das als 2:1-Teiler beschaltete D-Flipflop.

**Aufgabe 4:** Es ist die Verknüpfung  $\bar{A} \cdot B \vee (B \oplus \bar{C})$  zu implementieren, und zwar

- mit einem Multiplexer (Abb. 13, Tabelle 1),
- mit NAND-Gattern, die zwei Eingänge haben (Abb. 14). Die Eingangssignale sind A, B, C (unnegiert).

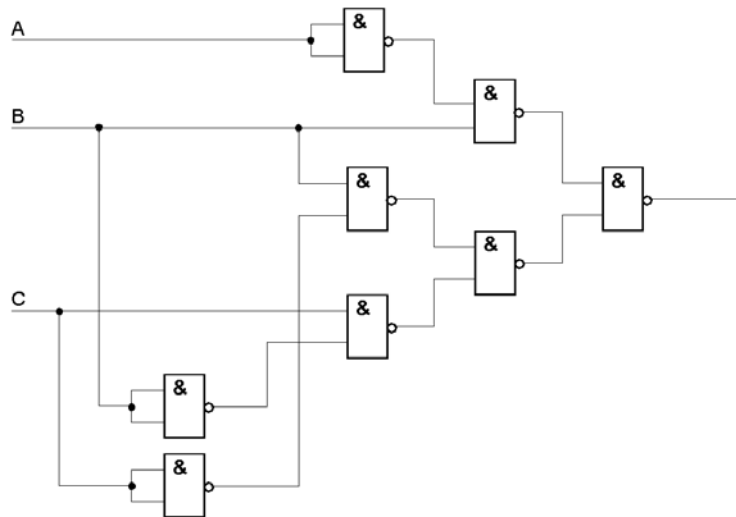
Praxistip: bauen Sie beide Schaltungen parallel auf (mit den selben Eingangssignalen), so daß Sie auf einfache Weise erkennen können, ob wirklich das gleiche herauskommt.



**Abb. 13** Schaltfunktion mit Multiplexer.

A	B	C	A & B#	B XOR C#	OR
0	0	0	0	1	1
0	0	1	0	0	0
0	1	0	1	0	1
0	1	1	1	1	1
1	0	0	0	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	0	1	1

**Tabelle 1** Wahrheitstabelle der Schaltfunktion.



**Abb. 14** Die Schaltfunktion mit NAND-Gattern.