

Praktikum Digitaltechnik SS 2010

Versuch 3 (neue Art)

Stand: 16. 6. 10

Versuchsziele:

- Kennenlernen elementarer sequentieller Schaltungen (Latches, Flipflops, Zähler, Schieberegister),
- Einsatz von und Schaltungsaufbau mit elementaren Digitalschaltkreisen,
- Erprobung von Digitalschaltungen im statischen und dynamischen Betrieb,
- Einführung in die Nutzung von Oszilloskop und Logikanalysator.

Versuchsplattform:

IC-Trainer 10a, Schalterfeld 74, Meßadapter 09b, Festspannungsnetzgerät 08, Taktgenerator (Signalgenerator), Oszilloskop. Siehe Text "Laborplatz 10 n.A.". Es werden Schaltkreise der Baureihe 74ALS eingesetzt. Anschlußbelegungen am Ende dieser Versuchsanleitung. Praxistip: tragen Sie – als Versuchsvorbereitung – die Anschlußnummern in die Schaltbilder ein, so daß Sie sofort wissen, wie zu stöpseln ist.

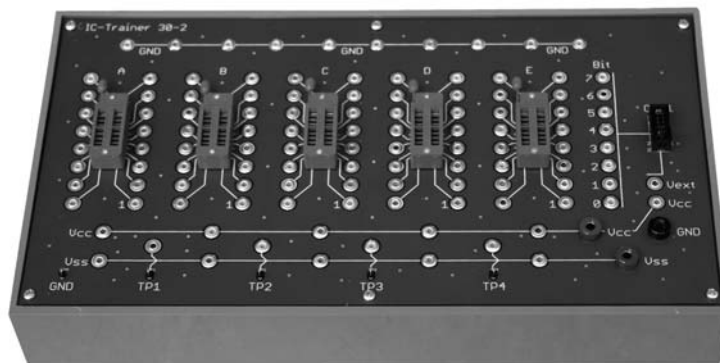


Abb. 1 Der IC-Trainer 10a.

Versuchsdurchführung:

1. Stromversorgungs- und Meßgeräteanschlüsse bleiben. Nicht ändern!
2. Festspannungsnetzgerät aus.
3. Schaltkreise aussuchen und stecken. Zum Stecken Schwenkhebel der Fassung auf. Nach dem Stecken schließen. Stecken mit der Nase nach unten in Fassung unten aufsitzend. Pin1 ist immer unten rechts. Dann geht es nach oben zu Pin 2, 3 usw., dann weiter nach links und wieder abwärts bis Pin 14 oder 16.
5. + 5 V (VCC) und Masse stecken (kurze Kabel). VCC immer unterstes Pin links, Masse oberstes Pin rechts.
6. Ggf. weitere VCC/VSS- und Masseverbindungen stecken (Festwerte).
7. Die eigentliche Schaltung stecken und mit dem Laborplatz verbinden. Für Verbindungen 4 mm auf 2,3 mm Sonderkabel einsetzen.

8. Festspannungsnetzgerät ein. Probieren, ob es funktioniert.
9. Festspannungsnetzgerät aus. Ggf. alles abbauen. Für neue Aufgabe zu Schritt 3.

Offene Eingänge und ungenutzte Funktionselemente im Schaltkreis

Offene TTL-Eingänge wirken so, als wären sie mit einem High-Pegel belegt. Sie wirken aber auch als Antennen und sind stöempfindlich.

- a) das professionelle Vorgehen: alle offenen Eingänge mit einem passenden Festwert belegen, alle ungenutzten Funktionselemente so mit Festwerten belegen, daß sie garantiert nicht schalten.
- b) Erleichterung für Versuchsdurchführung (weil es hier nicht so darauf ankommt): offene Eingänge und ungenutzte Funktionselemente frei lassen.
- c) Erfahrungstatsache: unbeschaltete offene Eingänge führen doch gelegentlich dazu, daß die Schaltungen nicht funktionieren. Deshalb solche Eingänge stets mit passenden Festwerten belegen. Solche Festbeschaltungen sind in den folgenden Schaltbildern aber – der Übersichtlichkeit wegen – nicht dargestellt.

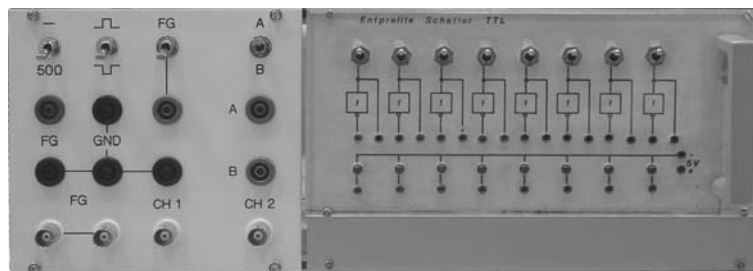


Abb. 2 Meßadapter 09a und Schalterfeld 74.

Vorübung 1:

Einen Gatterschaltkreis 74ALS00 stecken. Ein Gatter an das Schalterfeld anschließen (zwei Schalter und eine Leuchtdiode) und die Wahrheitstabelle abprüfen.

Vorübung 2:

Einen Flipflopschaltkreis 74ALS109 stecken. Das erste Flipflop wie folgt anschließen: C an einen Schalter, Q an eine Leuchtdiode, K an Masse. Probieren, ob sich die Anordnung wie ein 2:1-Teiler verhält.

Aufgabe 1: Bauen Sie ein D-Latch auf Grundlage eines 2-zu-1-Multiplexers

Beginnen Sie zunächst mit der Schaltung von Abb. 3. Erprobung: mit Schaltern und Leuchtanzeigen. Stellen Sie – um keine Signalkombination zu übersehen – hierzu eine Wahrheits- oder Funktionstabelle auf. Wenn Takt G aktiv ist, muß der Datenausgang Q dem Dateneingang D nachfolgen. Wird G inaktiv, muß Q die letzte Belegung des Dateneingangs D halten. Weitere Änderungen der Belegung von D dürfen keine Auswirkungen auf Q haben.

Funktioniert das so?

- Wenn nicht: weshalb nicht?
- Wenn doch: schalten Sie zwischen Negator und oberem NAND eine weitere Verzögerung ein, z. B. zwei Negatoren in Reihe. Wann hört die Schaltung auf, richtig zu funktionieren?

Die Quintessenz: erst die Rückführung schließen, dann die Durchreiche auftrennen. Probieren Sie es jetzt gemäß Abb. 4.

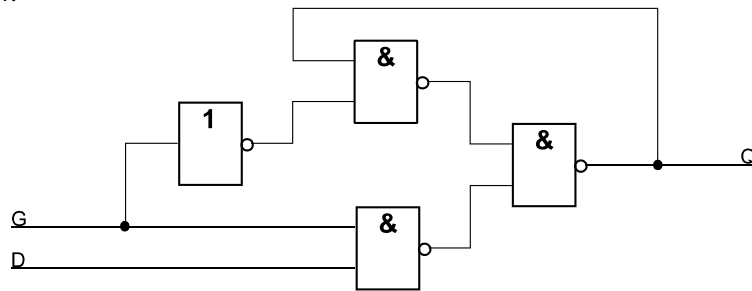


Abb. 3 Das erste D-Latch

Hinweis: Als Negatoren NANDs mit zwei Eingängen einsetzen.

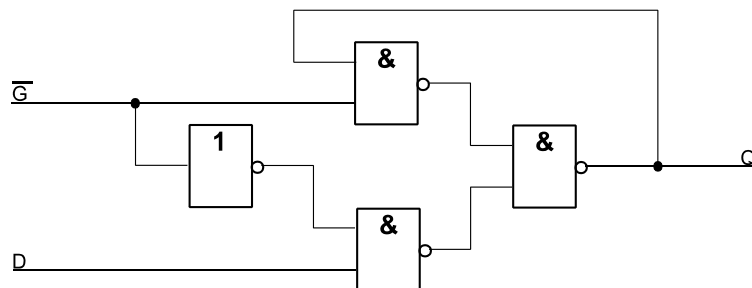


Abb. 4 Dieses D-Latch sollte wirklich funktionieren

Aufgabe 2: Bauen Sie aus zwei D-Latches ein D-Flipflop in Master-Slave-Ausführung

Es ist zunächst ein zweites D-Latch gemäß Abb. 4 zusammenzustecken. Dann werden beide Latches zum D-Flipflop verschaltet (Abb. 5). Erprobung: Schaltet der Takteingang C von Low nach High, so muß die aktuelle Belegung des Dateneingangs am Ausgang Q erscheinen. Ansonsten dürfen Änderungen an D keinen Einfluß auf Q haben, gleichgültig wie der Takteingang C belegt ist.

Aufgabe 3: Verschalten Sie das aufgebaute D-Flipflop zum 2:1-Teiler

Ein 2:1-Teiler entsteht durch Rückführung des invertierten Ausgangs auf den D-Eingang (Abb. 6). Erprobung: 1. statisch: Ausgangsbelegung muß mit jedem Aktivieren (Einschalten) des Takteingangs C wechseln. 2. mittels Oszilloskop. Hierzu wird der Takteingang von einem Signalgenerator erregt. Beide Signale C, Q darstellen.

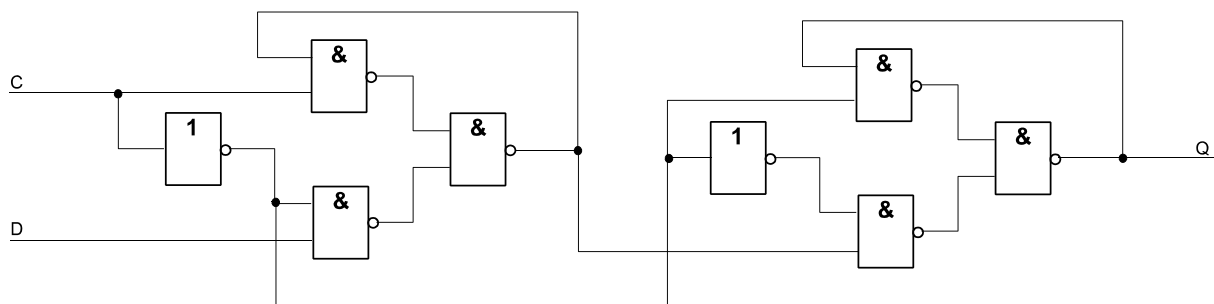


Abb. 5 Ein D-Flipflop aus zwei D-Latches

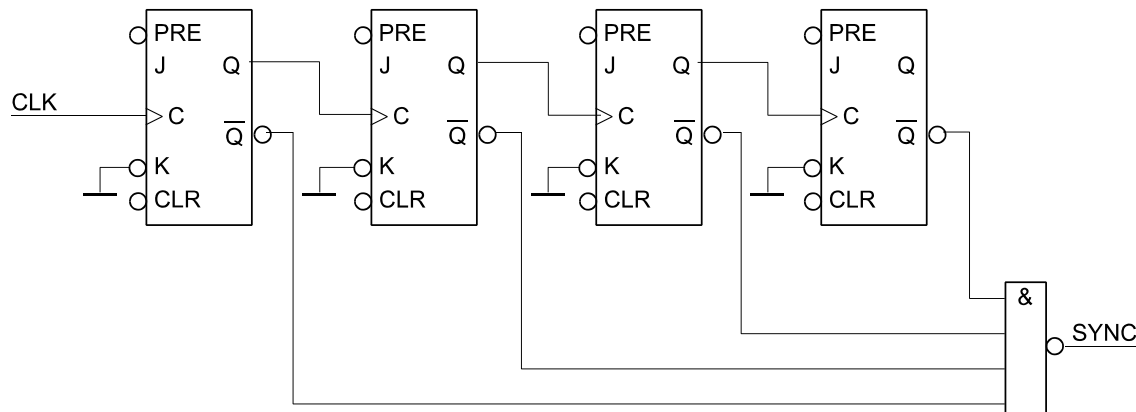


Abb. 8 Der zum Rückwärtszähler umgebaute Asynchronzähler

Erprobung: zunächst statisch. Zähler löschen und dann Taktimpulse geben. Ein gelöschter Rückwärtszähler muß von 0H auf FH zählen.

Aufgabe 6: Bauen Sie einen 4-Bit-Ringzähler

Die Asynchronzählerschaltung komplett zerlegen und die erste Variante der Ringzählerschaltung stecken (Abb. 9). Es handelt sich im Grunde um ein Schieberegister, dessen Ausgang auf den Eingang zurückgeführt ist, so daß die jeweilige Belegung gleichsam im Kreis geschoben wird. Erprobung: statisch. Takte auslösen und Verhalten an den LEDs beobachten. Das offensichtliche Problem: wie kommen wir zu dem Bitmuster, das im Kreis zu schieben ist? Hierzu einen Schalter mit den Setz- oder Rücksetzeingängen der Flipflops nach eigener Wahl verbinden (z. B. erstes Flipflop setzen, die anderen löschen) und damit vor dem Schieben Anfangszustand einstellen.

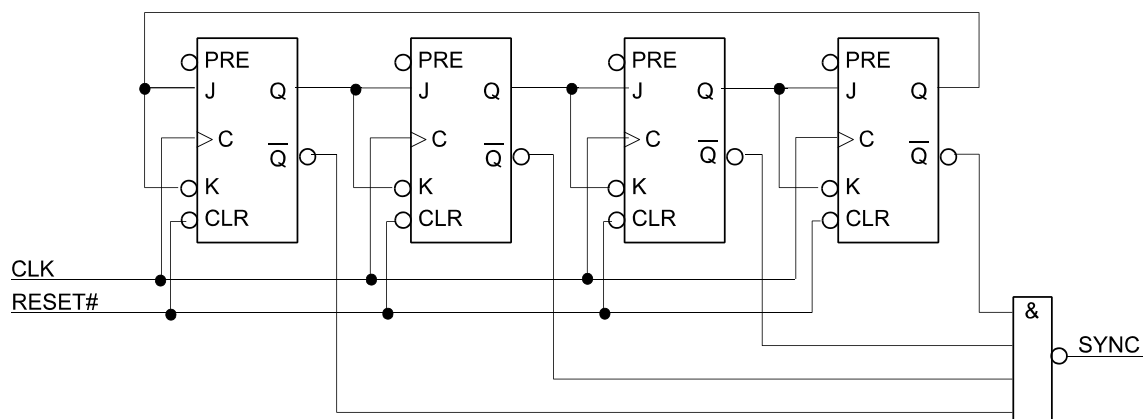


Abb. 9 Die einfachste Ringzählerschaltung. Noch fehlt was ...

Aufgabe 7: Ringzähler so umbauen, daß er von selbst einschwingt

Die Rückführung gemäß Abb. 10 abändern. Probieren Sie sowohl ein NAND als auch ein NOR aus (wie bauen Sie ein NOR mit den vorhandenen Schaltkreisen?). Welche Impulsmuster ergeben sich? Erprobung: statisch und dynamisch (vgl. Aufgabe 4). Das Ausgangssignal des Gatters dient zugleich als Synchronsignals für das Oszilloskop. Ggf. den Zähler durch entsprechendes Anschließen von CLR- und PRE-Eingängen auf eine beliebige Anfangsbelegung setzen und beobachten, wie er in die korrekte Impulsfolge einläuft.

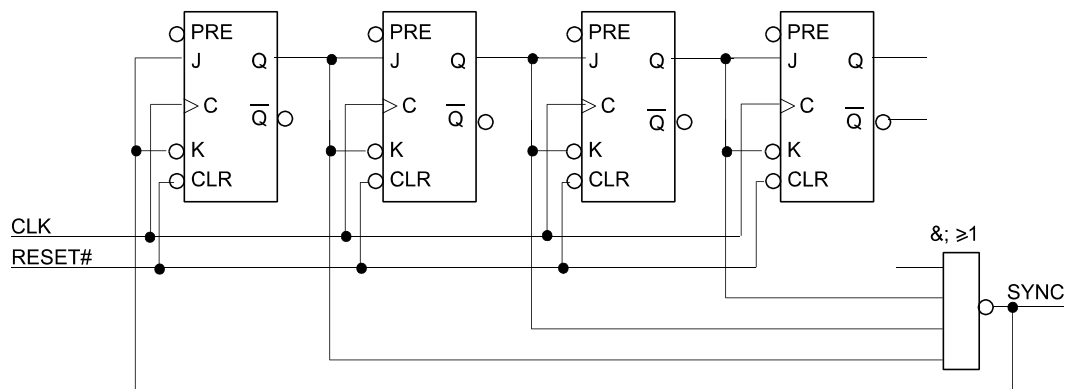


Abb. 10 Ein selbsteinschwingender Ringzähler. Das RESET-Signal ist eigentlich unnötig.

Aufgabe 8: Bauen Sie einen Johnson-Zähler mit vier Flipflops

Es genügt, im Aufbau gemäß Abb. 12 die Rückführung abzuändern (Abb. 11). Das Gatter kann angeschlossen bleiben (Synchronsignal). Es ist allerdings erforderlich, die Flipflops anfänglich zu löschen (man kann den Johnson-Zähler auch selbsteinschwingend auslegen; das wäre hier aber zuviel Stöpslei). Welche Zählweite wird jetzt erreicht? Erprobung: statisch und dynamisch (vgl. Aufgabe 4).

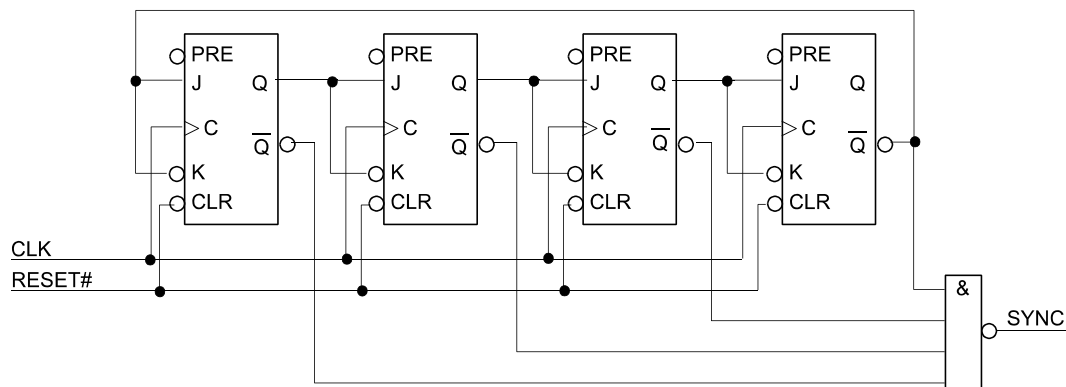


Abb. 11 Ein 4-Bit-Johnsonzähler

Aufgabe 9: Bauen Sie ein rückgekoppeltes Schieberegister mit maximaler Zykluslänge

Die für den Johnsonzähler aufgebaute Struktur kann entsprechend abgewandelt werden (Abb. 12). Es ist eine neue Rückführung erforderlich, die u. a. durch Antivalenzverknüpfung der Flipflopausgänge C und D gebildet werden kann. Schaltung zunächst statisch erproben. Was passiert, wenn wir nach dem Löschen Takte auslösen? Nichts – wie zu erwarten war (wenn an den Eingängen einer Antivalenzverknüpfung keine Eins auftritt, kann auch keine herauskommen, so daß im Schieberegister lediglich Nullen umlaufen). Abhilfe: wenigstens ein Flipflop setzen (RESET-Leitung vom CLR-Eingang an den PRE-Eingang verlegen). Erprobung: statisch und dynamisch (vgl. Aufgabe 4). Achten Sie auf die Periode des Umlaufs (nach wievielen Takten sich das anfänglich eingestellte Muster wiederholt) und auf die Zählweise – es geht bunt durcheinander (Pseudo-Zufallsfolge). Probieren Sie (durch Umstecken des RESET-Signals) verschiedene Anfangswerte (Seed Values) durch. Notieren Sie die einzelnen Belegungen, um die Folge der Bitmuster zu erkennen. Es werden immer alle Muster (außer 0H) auftreten. Beim zyklischen Umlauf wiederholen sich die Muster immer wieder in gleicher Folge. Der Anfangswert bestimmt lediglich, an welcher Stelle die Bitmustererzeugung nach dem Rücksetzen beginnt. Wie sieht die Bitmusterfolge aus, wenn anstelle des letzten Flipflops das erste Flipflop in die Antivalenzverknüpfung einbezogen wird?

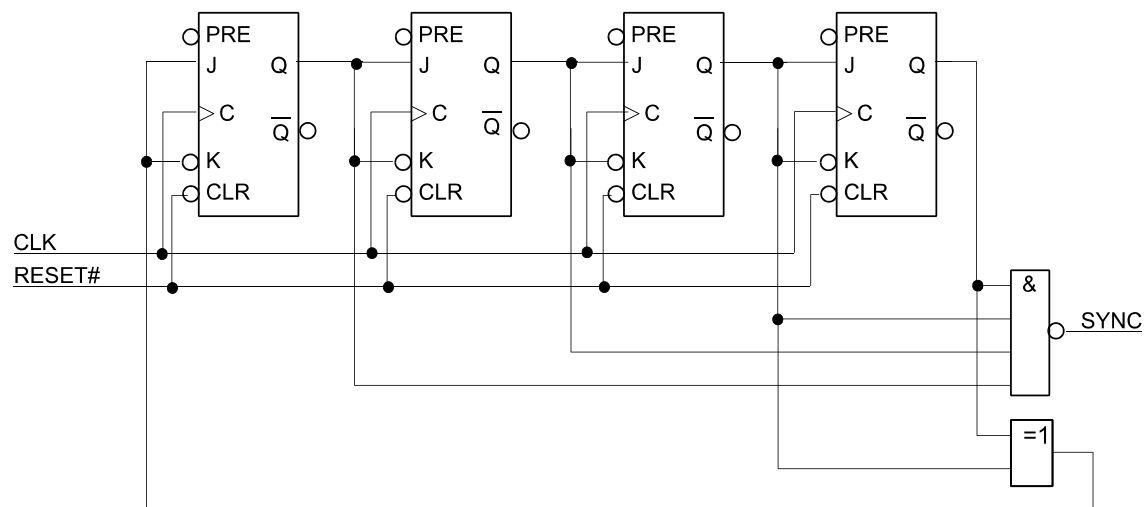
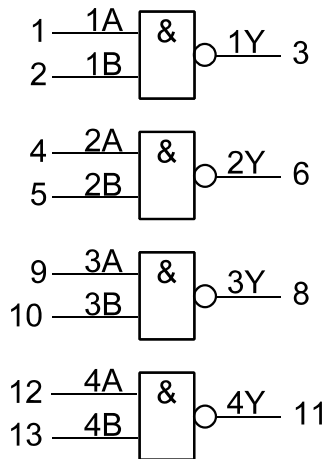


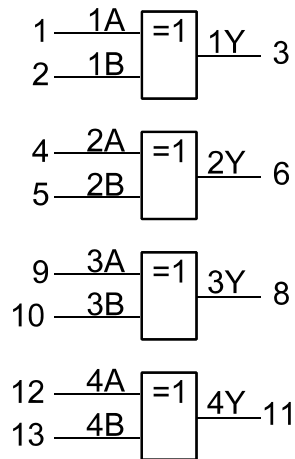
Abb. 12 Ein Schieberegister mit maximaler Zykluslänge. Damit es anschwingt, ist die RESET-Leitung bei wenigstens einem Flipflop auf den S-Eingang umzulegen. Da die Belegung 0H (alles Nullen) nicht vorkommt, wird das SYNC-Signal bei Belegung FH (alles Einsen) abgegeben

Anschlußbelegungen

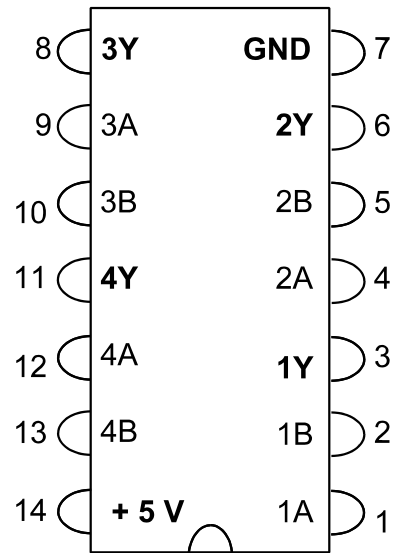
74ALS00



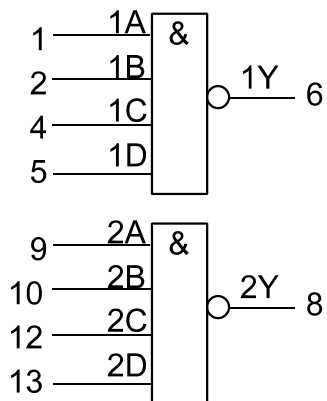
74ALS86



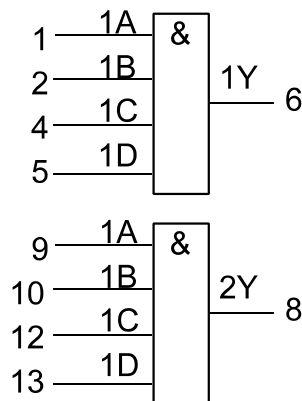
**74ALS00,
74ALS86**



74ALS20



74ALS21



**74ALS20,
74ALS21**

