

S y s t e m .004

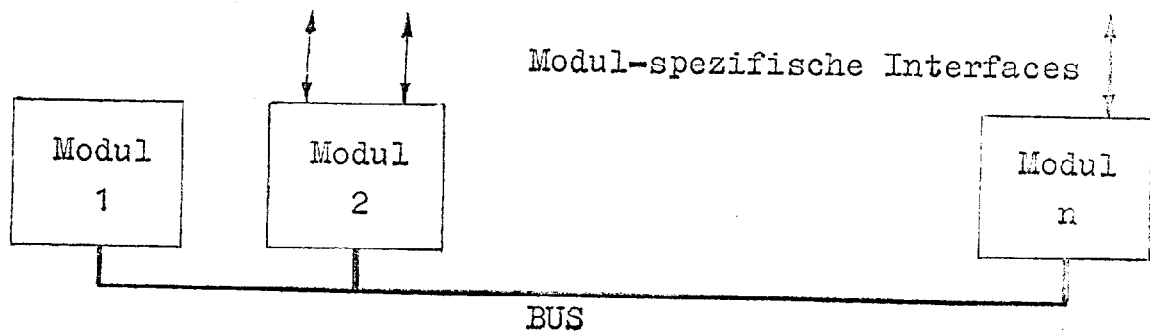
H a r d w a r e M a n u a l

Stand: 12. 4. 1979

## Überblick

Das System .004 ist ein direkt gekoppeltes Multi-Mikrorechner-System modularer Struktur auf Basis der Schaltkreisfamilie U 880.

Das System besteht aus Moduln, von denen jeder eine abgeschlossene konstruktive Einheit bildet. Die Moduln werden über einen Zeitmultiplex-Bus untereinander verbunden. Dazu ist für das gesamte System ein Adressenraum von 1024k Bytes definiert, der über den Bus direkt zugänglich ist.



Die Moduln können jeweils spezifische Interfaces treiben.

Beispiele für Moduln:

- Single board computer (SBC/32k)
- Adapter für SIF ESER (SIFAD)
- Alphanumerische Display-Steuerung (ADC)
- Graphische Display-Steuerung (GDC)
- Adapter für spezielle Interfaces
- Bussteuerung (BUS CONTROL)
- Koppereinheit für Kommunikation mit weiteren .004-Systemen.

Besonderheiten des Systems:

- 1M Byte Adressraum
- Direktzugriff zwischen den Moduln
- Einzelbyte- und "burst" -Übertragung über den Bus  
( > 300k Bytes/s)
- Eingebaute Maßnahmen für Wartung, Diagnostik und Programm-  
testung

- "multi master capability"
- "single master capability" gestattet Aufbau kleinerer Konfigurationen ohne besonderen Bus-Steuermodul
- Synchronisation der Bus-Abläufe mit externen Bedingungen möglich; damit können auch parallelredundante Konfigurationen aufgebaut werden  
(hardware-mäßiger Vergleich der Bus-Belegungen)
- "dual port access" in den Moduln. Sofern keine entsprechenden Bus-Anforderungen vorliegen, kann jeder Modul mit voller interner Geschwindigkeit arbeiten, unabhängig davon, ob gleichzeitig andere Moduln den Bus belegen oder nicht.

Übersicht Bus - Leitungen

Anfangs - Rücksetzen:	RESET
Anforderungssteuerung:	HOLD REQUEST 1-4 PRIORITY 1,0 SELECT
Ablaufsteuerung für Bus-Zyklen:	BUSY REPLY RELEASE ACKNOWLEDGE <i>ACKNOWLEDGE PULSE</i> ACKNOWLEDGE
Begleitsignale:	READ WRITE  INTERRUPT COMPARE MATCH SELECTIVE RESET SLAVE ERROR
Allgemeine Steuerung:	BURST MODE ERROR NON EXECUTIVE STATE
Datensignale:	DATA 0 - 7
Adressensignale:	ADRS 0 - 19

1	2	3	4	5
Leitung	Funktion	eingeschaltet von	ausgeschaltet von	Anschluß
/RESET	generelles Hardware-Rücksetzen. Es handelt sich um einen Impuls, der von BUS CONTROL vor IMPL gesendet wird (Ursache: Netz-Einschalten oder Betätigen der IMPL-Taste)	BUS CONTROL	BUS CONTROL	TTL
HOLD	Fixierung aller Bus-Anforderungen	BUS CONTROL zu Beginn jedes Bus-Zyklus. BUS CONTROL startet BUS-Zyklen, wann immer dies möglich ist	BUS CONTROL (HOLD ist ein Impuls, von dem nur die Vorderflanke ausgewertet wird)	TTL
/REQUEST 1 - 4	Anforderung eines Bus-Zyklus. REQUEST 1 hat niedrigste, REQUEST 4 höchste Priorität	derjenigen Einrichtung, die einen Bus-Zyklus anfordert (d.h. es liegt eine Master-Anforderung vor). Das Einschalten wird durch Erregen der HOLD-Leitung gesteuert	der Einrichtung, die den Zyklus gefordert hat, bei Ende des Zyklus (nach Senden von ACKNOWLEDGE, spätestens nach Abfall von BUSY)	open collector
PRIORITY 1,0	Auswahl des Bus-Masters im aktuellen Zyklus	BUS CONTROL zu Beginn jedes Bus-Zyklus. Die Belegung der Leitungen korrespondiert mit dem jeweils höchst priorisierten REQUEST-Signal: 00: REQUEST 1 01: " 2 10: " 3 11: " 4	BUS CONTROL Die Belegung wird jeweils nach Senden eines HOLD-Impulses geändert; in einem Zyklus darf sich die aktuelle Belegung mit dem Einschalten von BUSY ändern.	TTL

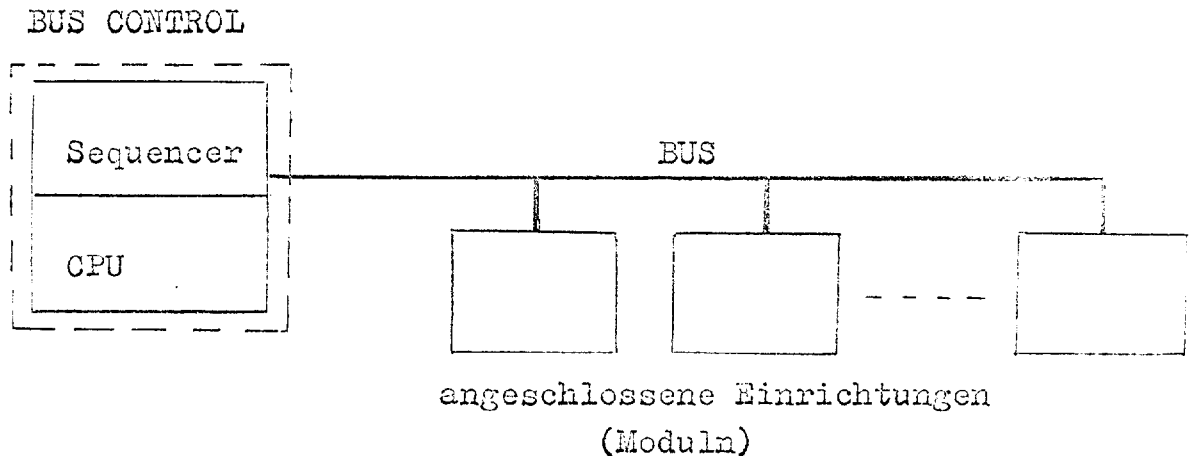
1	2	3	4	5
ACKNOWLEDGE	Bus-Zyklus fortsetzen. Zeigt an, daß die Bus-Belegung von BUS CONTROL geprüft wurde und der Zyklus beendet werden kann	BUS CONTROL nach Erkennen von REPLY/ bzw. RELEASE und Prüfung der Bus-Belegung	BUS CONTROL nach Abfall von BUSY	TTL
/READ /WRITE /INTERRUPT	Begleitsignale, die die jeweilige Operation im aktuellen Bus-Zyklus anzeigen.	Master-Einrichtung mit Erregung der SELECT-Leitung bzw. im "burst mode" zu. Beginn eines Zyklus, auf jedem Fall wenigstens 150 ns vor Einschalten von BUSY	Master-Einrichtung nach Abfall von BUSY	tri state Senden: Master Empfang: Slave
/COMPAREMATCH	Signalisierung eines "Vergleichsstops" in der aktuellen Slave-Einrichtung	Slave-Einrichtung, wenn im aktuellen Slave-Zyklus eine "Vergleichsstop" - Bedingung auftritt	Slave-Einrichtung nach Abfall von BUSY	tri state Senden: Slave Empfangen: BUS CONTROL

1	2	3	4	5
SELECTIVE RESET	Auslösen von "Rücksetzen" in der ausgewählten Slave-Einrichtung	BUS CONTROL nach Auswahl der jeweiligen Slave-Einrichtung (Belegen der höchsten 4 Adreßbits und Erregen von BUSY)	BUS CONTROL (es handelt sich um einen Impuls von etwa 4 µs Dauer)	TTL
/SLAVE ERROR	Während eines Buszyklus hat die Slave-Einrichtung einen Fehler festgestellt Zweck: Fehler-Signalisierung am Master und an BUS CONTROL	Slave-Einrichtung beim Auftreten eines Fehlers	Slave-Einrichtung nach Abfall von BUSY	tri state Senden: Slave Empfang: Master BUS CONTROL
/BURST MODE	Die Master-Einrichtung belegt den Bus für mehrer Zyklen, d.h. die Information wird ohne weitere Auswahl-Prozeduren (HOLD-REQUEST-SELECT) mit maximal möglicher Geschwindigkeit übertragen	Master-Einrichtung mit Erregung der SELECT-Leitung, falls diese Betriebsart gefordert wird	Master-Einrichtung falls diese Betriebsart nicht mehr gefordert wird oder falls ein Fehler festgestellt wurde	tri state Senden: Master Empfang: alle anderen Einrichtungen
/ERROR	Allgemeine Fehler-Signalisierung	derjenigen Einrichtungen, die einen Fehler festgestellt hat, unabhängig davon, in welchem Zustand sich diese Einrichtung befindet	derjenigen Einrichtung, die den Fehler festgestellt hat, wenn die Fehler-Anzeige zurückgesetzt wird	open collector

1	2	3	4	5
NON EXECUTIVE STATE (NES)	Zustand für Eingriffe seitens BUS CONTROL Alle CPU's werden in den WAIT-Zustand versetzt, der Speicherschutz für RAM-Speicher wird aufgehoben	BUS CONTROL	BUS CONTROL	TTL
DATA 7 - 0	Übertragung von Datenbytes	-der jeweiligen Master-Einrichtung bei WRITE  -der jeweiligen Slave-Einrichtung bei READ	der Einrichtung, die die Information auf den Bus gelegt hat, nach dem Eintreffen von ACKNOWLEDGE, aber spätestens nach Abfall von BUSY	tri state Senden: Master bei Schreiben  Slave bei Lesen Empfang: Slave bei Schreiben, Master bei Lesen
ADRS 19 - 0	Übertragung von Adressen	der jeweiligen Mastereinrichtung vor dem Einschalten von BUSY	der jeweiligen Master-einrichtung nach dem Eintreffen von ACKNOWLEDGE, aber spätestens nach Abfall von BUSY	tri state Senden: Master Empfang: - die höchsten 4 Bits von allen übrigen Einrichtungen,  - die niederen 16 Bits von Slave

## Bus - Arbeitsprinzipien

Der Bus ist ein asynchroner Zeitmultiplex-Verbindungsweg zwischen den einzelnen Modulen.



In einem angegebenen Zeitintervall ist nur eine Kommunikation zwischen zwei Einrichtungen möglich ("Master/Slave-Prinzip"). Diejenige Einrichtung, die die Kommunikation aufgefordert hat, ist der jeweilige Master; die Einrichtung, die zur Kommunikation ausgewählt wurde, der jeweilige Slave.

Zur Vermittlung der Bus-Anforderungen ist eine zentrale Einrichtung BUS CONTROL vorgesehen. Sie hat folgende Aufgaben:

- Auslösen von Bus-Zyklen
- Kontrolle der Ausführung von Bus-Zyklen
- Behandlung von Hardware-Fehlern
- Ausführung von Wartungs-Funktionen
- Ausführung von Dienstleistungen, die von anderen Einrichtungen angefordert werden.

Dazu enthält BUS CONTROL einen Hardware-Sequencer zur Steuerung bzw. Überwachung der Bus-Zyklen sowie eine CPU mit den zugehörigen Speichern (ROM, RAM), die die weniger zeitkritischen Funktionen steuert.

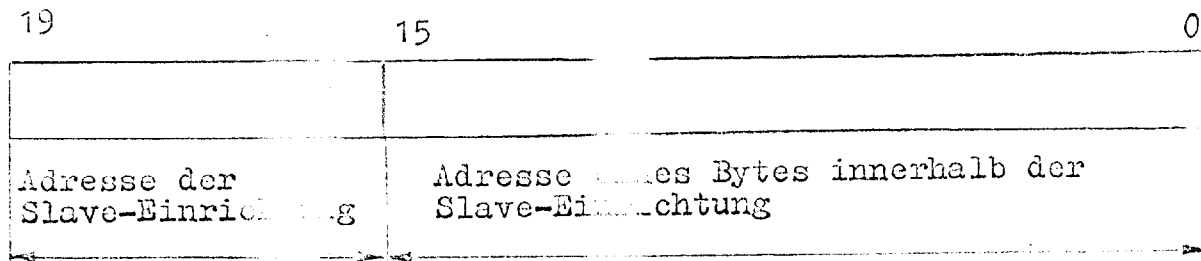
Die CPU ist weiterhin mit Tasten und Schaltern verbunden.

Dadurch ist die manuelle Auslösung von Wartungsfunktionen möglich.

## Besondere Eigenschaften des Bus-Systems

### Adressierung

Der Bus enthält Leitungen zur Übertragung einer 20-Bit-Adresse. Dabei dienen die höchsten 4 Bits für Auswahl der jeweiligen Slave-Einrichtung somit sind maximal 16 Einrichtungen an den Bus anschließbar



Mit den verbleibenden 16 Adreßbits kann ein Byte innerhalb eines Adreßraumes von maximal 64k Bytes in der jeweiligen Slave-Einrichtung adressiert werden.

Hinweis: Die Belegung X'F' der Adresse der Slave-Einrichtung ist für die Adressierung von BUS CONTROL reserviert. Ansonsten muß jeder Einrichtung hardwaremäßig eine feste Adresse zugewiesen werden.

Es gibt folgende Besonderheit bei der Adressierung:

Zur direkten Auslösung von Interrupts in Prozessoren dient die Bus-Leitung INTERRUPT. Die Belegung der niederen 16 Adreßbits ist dabei bedeutungslos.

### Datenübertragung

Die Datenübertragung ist byte-parallel organisiert. Dafür ist ein Satz von 8 bidirektionalen Datenleitungen vorgesehen. Die Richtung der Datenübertragung wird durch die Begleitsignale READ und WRITE bestimmt, die von der jeweiligen Master-Einrichtung erregt werden.

In jedem Bus-Zyklus kann nur ein Byte übertragen werden. Es gibt zwei alternative Modi der Datenübertragung:

1.) "multiplex mode". Zur Übertragung jedes Bytes wird der Master jeweils neu ausgewählt. Entstehen dabei in anderen Einrichtungen Master-Anforderungen höherer Priorität, so werden diese vorrangig bedient. Damit wird die Übertragungsgeschwindigkeit der Master-Einrichtungen mit niederer Priorität verringert.

Der "multiplex mode" ist die normale Betriebsart des Systems. Die Datenrate des Bus ist dabei auf etwa 300k Bytes/s begrenzt.

2.) "burst mode". Eine einmal als Master ausgewählte Einrichtung erhält die Kontrolle über den Bus bis zum Ende der Datenübertragung. Sie startet alle erforderlichen Bus-Zyklen selbständig. Die jeweils ausgewählte Slave-Einrichtung gelangt bis zum Ende der Datenübertragung in den WAIT-Zustand. Der Master kann in jedem Zyklus eine andere Slave-Einrichtung adressieren. Master-Anforderungen höherer Priorität werden bis zum Ende der "burst mode"-Datenübertragung zurückgestellt. Jede Master-Einrichtung entscheidet selbst, ob eine Übertragung im "burst mode" stattfindet und wann dieser Modus wieder verlassen wird.

### Wartungsfunktionen

Da BUS CONTROL über eine eigene CPU verfügt, kann eine Vielzahl von Funktionen implementiert werden, die zur Unterstützung der<sup>er</sup> Wartung und Fehler-Diagnose dienen.

Beispiele:

- Anzeigen bzw. Verändern von Speicher- und Registerinhalten in den angeschlossenen Einrichtungen
- Beobachtung der Bus-Zyklen und Registrierung vorgegebener Ereignisse bzw. Stop bei vorgegebenen Bedingungen (Adressenvergleich, Datenvergleich etc.)
- Auslösen von "Vergleichsstops" bei Zugriff auf bestimmte Speicherplätze im Rahmen der lokalen Abläufe innerhalb eines Moduls.

Jede Einrichtung verfügt über spezifische Mittel zur Ausführung von Wartungsfunktionen.

Dazu gehören:

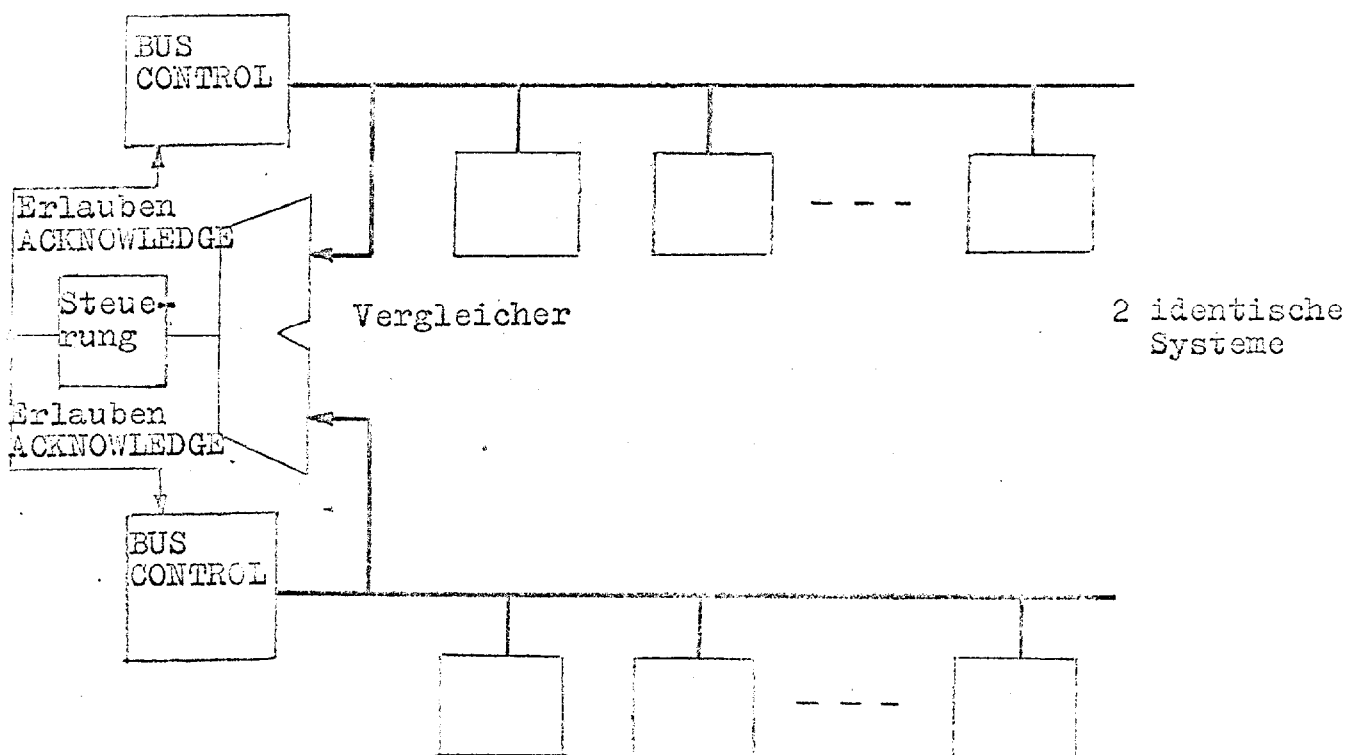
- ROM-residente Hilfsroutinen für interne Eingriffe
- Schaltmittel zum Erkennen von Bedingungen (z.B. Adressenvergleich).

Die Beobachtung von Bus-Zyklen bewirkt eine Verringerung der System-Leistung, da nach jedem Buszyklus der nächste Buszyklus nicht sofort gestartet wird, sondern erst dann, wenn die CPU in BUS CONTROL die Information des gerade beendeten Zyklus ausgewertet hat (BUS CONTROL enthält dazu Backup-Register zum Halten von Bus-Belegungen).

### Synchronisation

Es ist möglich, alle Bus-Zyklen mit externen Ereignissen zu synchronisieren. Dazu ist die Leitung ACKNOWLEDGE vorgesehen, die von BUS CONTROL erregt wird, wenn die jeweilige Slave-Einrichtung signalisiert hat, daß der aktuelle Zyklus beendet werden kann. ACKNOWLEDGE erlaubt daraufhin das Beenden des Zyklus. Somit läßt sich durch Steuerung von ACKNOWLEDGE der Zyklus im Rahmen der allgemeinen "timeout"-Limits extern synchronisieren.

Beispiel: Parallel-redundantes System mit Vergleichern



## Rücksetzen

Ein vollständiges Hardware-Rücksetzen wird durch Erregen der RESET-Leitung bewirkt. Dabei werden in den Einrichtungen, die CPU's enthalten, auch die Message-Register gelöscht. Somit ist nach Abfall der RESET-Erregung ein korrekter Anlauf der Programme in den CPU's möglich.

Ursachen für die Auslösung des Rücksetz-Ablaufs:

- Netz-Einschalten
- Betätigen der Taste "IMPL" (Wartungsfeld)
- zyklische Auslösung zu diagnostischen Zwecken (gesteuert von BUS CONTROL).

## Auswahl des Masters

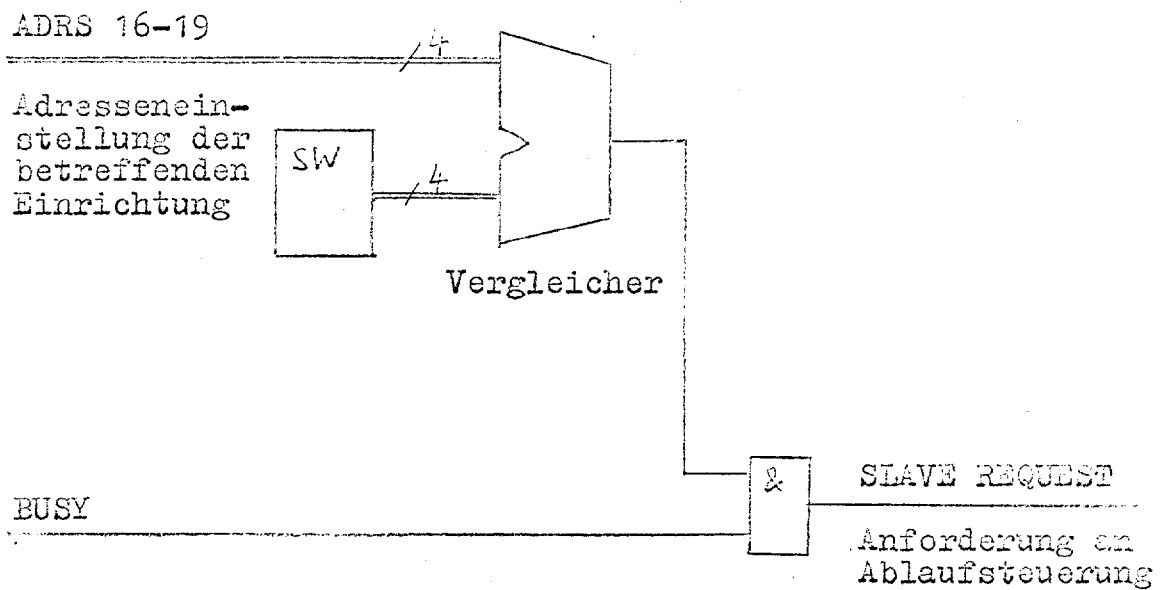
Jede Einrichtung, die Master werden möchte, muß dafür ein internes Anforderungssignal bilden. Dieses Signal muß veranlassen, daß ein Impuls auf der HOLD-Leitung zum Einschalten eines der Anforderungssignale REQUEST 1 - 4 führt. Welches Anforderungssignal eingeschaltet wird, richtet sich nach der Priorität der Anforderung. Die Prioritäten der Anforderungen sind in den einzelnen Einrichtungen entweder fest verdrahtet oder zum Installationszeitpunkt einstellbar.

BUS CONTROL erkennt, welche REQUEST-Leitungen eingeschaltet sind und welche davon die höchste Priorität hat. Dementsprechend werden die Leitungen PRIORITY 1,0 belegt. Anschließend wird ein SELECT-Impuls abgegeben. Die Einrichtung, die die betreffende Anforderung gestellt hat, blockiert die Weitergabe des SELECT-Impulses. Die Vorderflanke dieses Impulses veranlaßt, daß die Adresse, die Begleitsignale und - bei einer Schreib-Operation - das Datenbyte auf den Bus geschaltet werden. Die Rückflanke des Impulses veranlaßt das Einschalten von BUSY.



Auswahl der Slave

Jede Einrichtung am Bus wird durch eine charakteristische Belegung der höchsten 4 Adreßbits ausgewählt. Zur Steuerung der Auswahl wird das Signal BUSY von jeder Einrichtung empfangen (mit Ausnahme der einen Einrichtung, die jeweils als Master ausgewählt wurde).

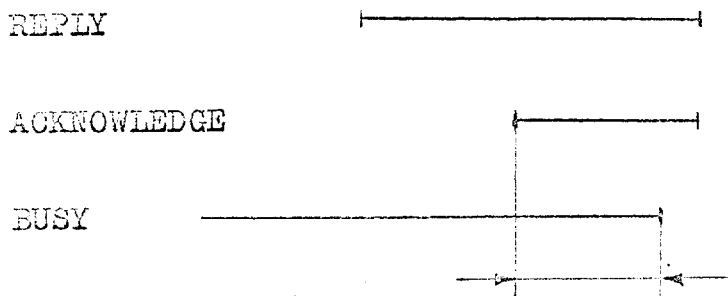


Prinzipschaltung

Ende eines Zyklus

Das Ende eines Zyklus wird durch die Slave-Einrichtung signalisiert, und zwar durch Erregen der Leitung REPLY, wenn die Information eingeschrieben bzw. bereitgestellt wurde oder durch Erregen der Leitung RELEASE, wenn die Slave-Einrichtung nicht in der Lage ist, den Zyklus innerhalb des "5µs-timeout"-Limits erfolgreich zu beenden (d. h., die Einrichtung ist zeitlich dazu nicht in der Lage oder momentan "besetzt").

Die Erregung von REPLY oder RELEASE veranlaßt BUS CONTROL zum Aussenden von ACKNOWLEDGE. Daraufhin schaltet der Master BUSY ab. Dies führt zum Abfall aller anderen Bus-Leitungen, womit der Zyklus beendet wird.



In diesem Intervall verläßt der Master den WAIT-Zustand

Interne Anforderung

WAIT - Zustand

HOLD

REQUESTn

PRIORITY 0,1

SELECT

Bus - Belegung

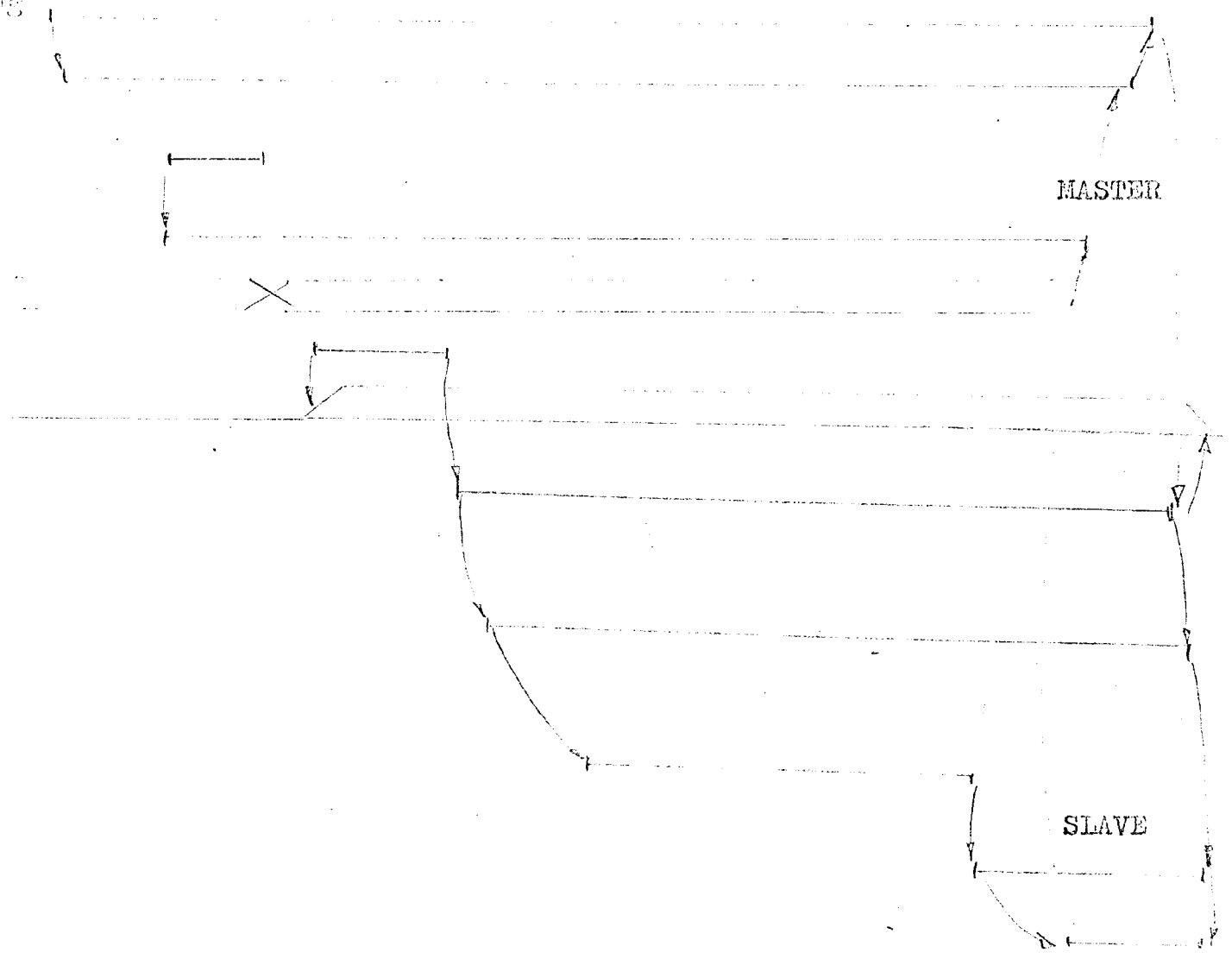
BUSY

SLAVE REQUEST  
(Anforderung an  
Ablaufsteuerung)

Interner Ablauf

REPLY

ACKNOWLEDGE

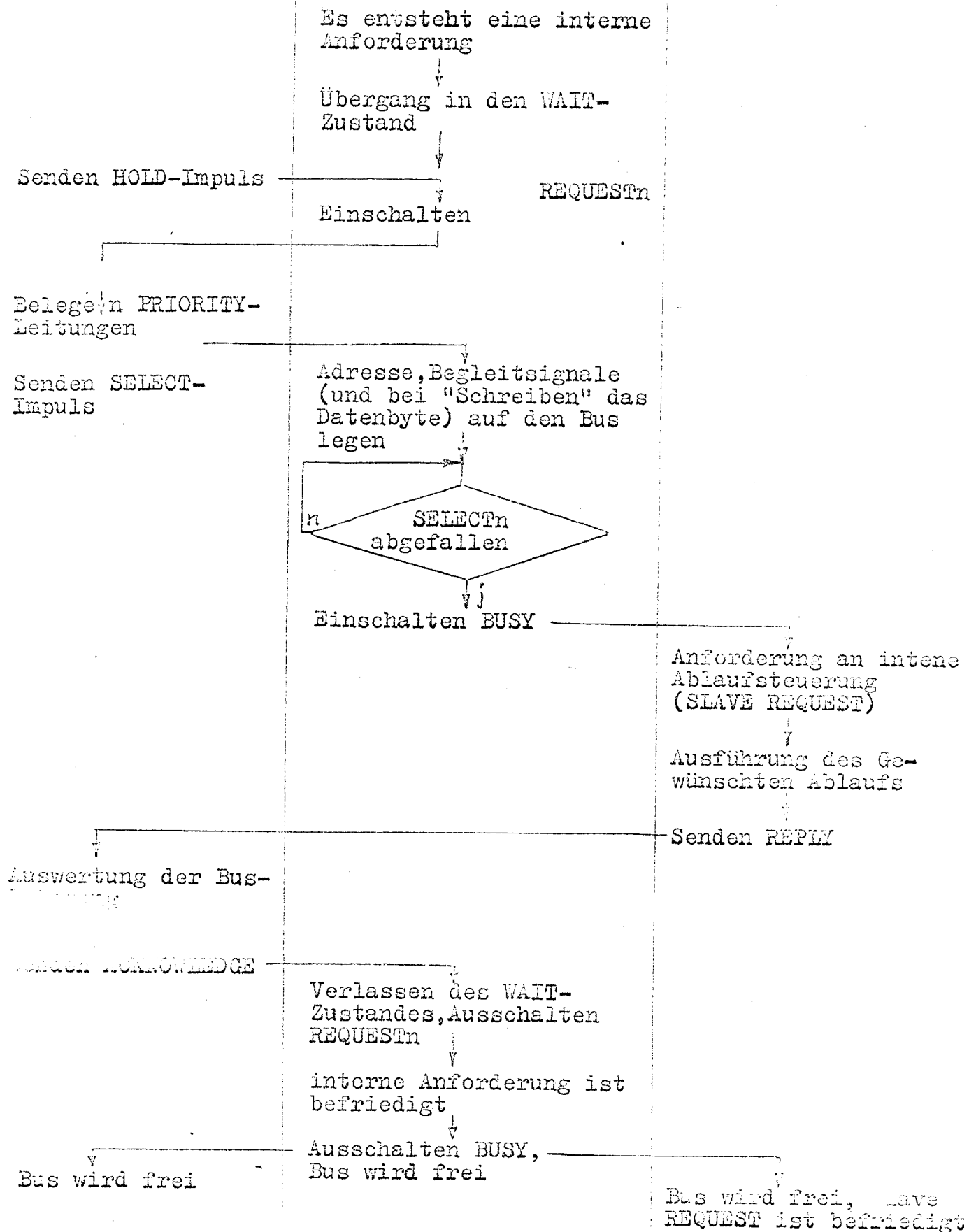


Ablauf eines Buszyklus

BUS CONTROL

MASTER

SLAVE



Interne Anforderung

WAIT - Zustand

HOLD

REQUEST to  
PRIORITY

SELECT

Bus - Belegung

BUSY

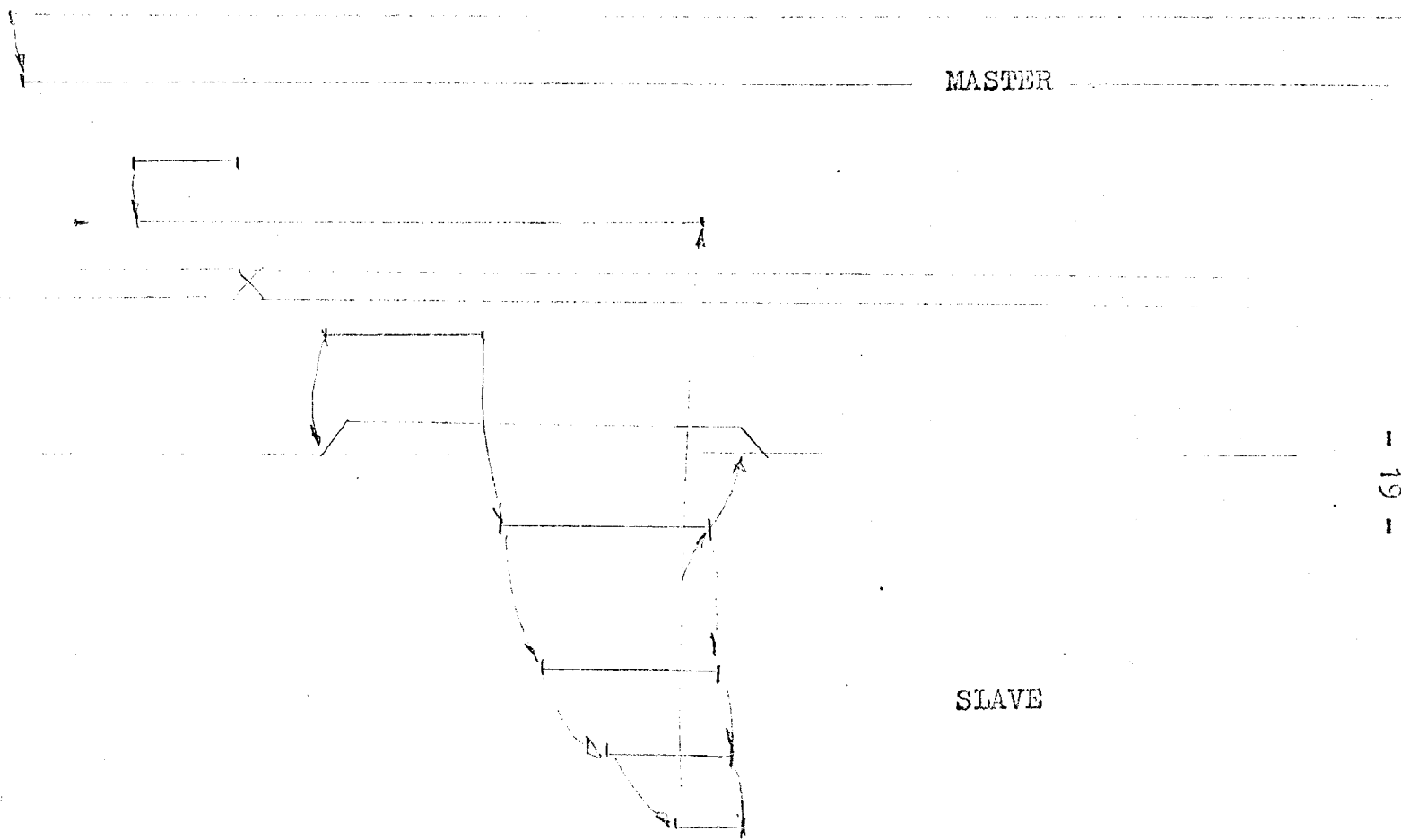
SLAVE REQUEST

RELEASE

ACKNOWLEDGE

MASTER

SLAVE



Buszyklus bei "besetzten" Slave (Abweisung mit RELEASE)

Interne Anforderung

WAIT - Zustand

HOLD

REQUESTn

PRIORITY 0,1

SELECT

Bus - Belegung

BUSY

BURST MODE

SLAVE REQUEST

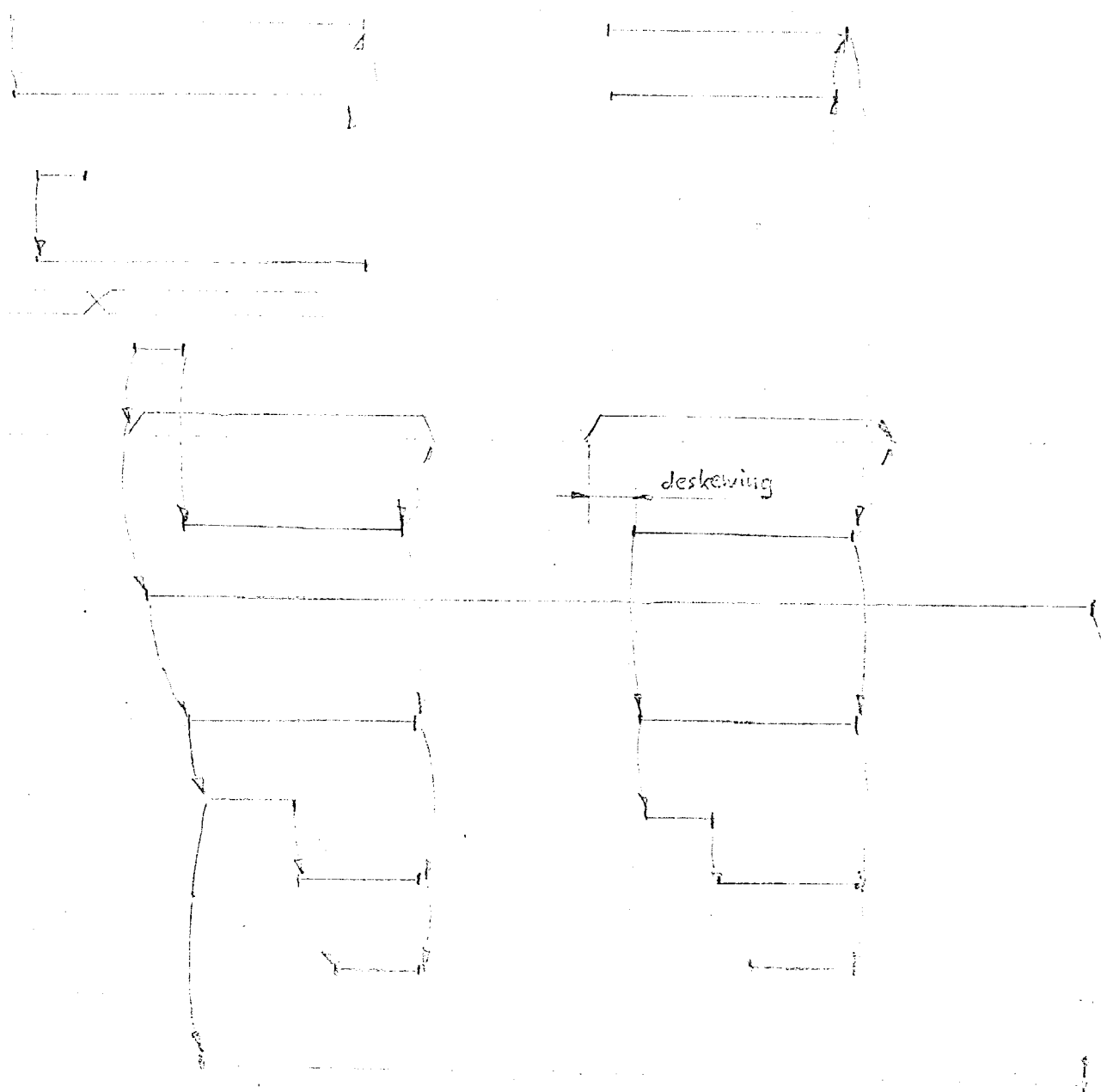
Interner Ablauf

REPLY

ACKNOWLEDGE

WAIT - Zustand

wegen BURST-MODE



MASTER

SLAVE

Übertragung in "burst mode"

## Interrupts

Es ist möglich, über den Bus Interrupts auszulösen, und zwar durch Schreiben in das Interrupt-Register der jeweiligen Slave-Einrichtung. Dieses Interrupt-Register kann erreicht werden:

Indem der Master eine Schreiboperation ausführt (Begleitsignal WRITE aktiv) und dazu die Leitung INTERRUPT erregt.

Die Belegung der niederen 16 Adreßbits ist dabei beliebig.

Ist das Interrupt-Register bereits belegt, (d.h. der vorhergehende Interrupt wurde noch nicht bearbeitet), wird der Bus-Zyklus mit RELEASE beendet.

## Übertragung im "burst mode"

Im "burst mode" kann ein Master Daten-Übertragungen mit Slave-Einrichtungen ausführen, ohne daß zwischen den Bus-Zyklen der Master erneut ausgewählt werden muß (d. h., für alle Zyklen - mit Ausnahme des ersten - entfällt die HOLD/REQUEST/SELECT-Folge).

Jede ausgewählte Slave-Einrichtung gelangt für die Dauer des "burst mode" in den WAIT-Zustand (Zeit-Intervall vom Beginn des ersten Slave-Zyklus, bei dem BURST MODE eingeschaltet war, bis zum Abfall von BURST MODE).

Der Master kann auch in den einzelnen Zyklen des "burst mode" unterschiedliche Slave-Einrichtungen auswählen.

Besondere Eigenschaften des "burst mode":

1. Die Übertragungsrates ist höher als bei der Einzelbyte-Übertragung.
2. Zwischen den Übertragung-Zyklen sind keine Störungen möglich, d. h., es ist ausgeschlossen, daß der Slave selbst bzw.

andere Einrichtungen auf den Speicher der Slave-Einrichtung zugreifen.

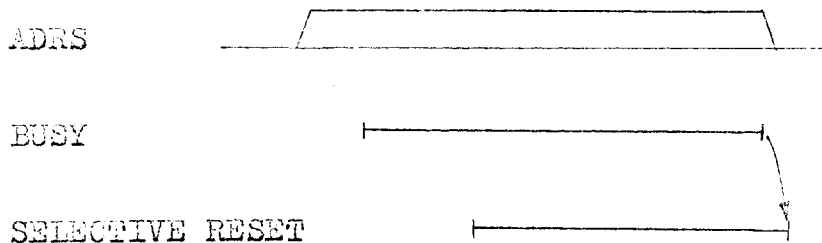
Damit ist der "burst mode" vorzugsweise zur Übertragung von Steuer-Information geeignet (Übergabe von Parametern vor der Auslösung von Interrupts, "Interlocked bit test"-Operation etc.).

### Selektives Rücksetzen

Diese Operation ermöglicht es, daß BUS CONTROL in einer ausgewählten Einrichtung ein Rücksetzen veranlassen kann.

Ablauf:

- BUS CONTROL legt die Adresse der betreffenden Einrichtung auf den Bus (nur die höchsten 4 Adreßbits sind von Bedeutung).
- BUS CONTROL schaltet BUSY ein. Damit entsteht in der ausgewählten Einrichtung eine Slave-Anforderung.
- BUS CONTROL sendet über die Leitung SELECTIVE RESET einen Impuls von etwa 4 µs Dauer. Vor dem Abfall von SELECTIVE RESET wird BUSY abgeschaltet.



Hinweis: Information über Programm-Fortsetzung nach dem selektiven Rücksetzen werden in definierten RAM-Positionen oder Message-Registern übergeben. Zum Laden der Message-Register bzw. der RAM-Plätze und zum anschließenden Auslösen des selektiven Rücksetzens wird von BUS CONTROL zweckmäßigerweise "burst mode" gefordert (dies verhindert das Überschreiben der Message-Register bzw. der RAM-Plätze durch andere Zugriffe).

### NON EXECUTIVE STATE

Durch Erregen der Leitung NON EXECUTIVE STATE (NES) erreicht BUS CONTROL, daß alle Einrichtungen in den WAIT-Zustand gelangen. Weiterhin wird der Speicherschutz der RAM-Speicherblöcke außer Kraft gesetzt.

Damit kann BUS CONTROL als Master jede Einrichtung erreichen und alle RAM-Inhalte verändern.

#### Anwendung:

- Fehlerbehandlung
- Initiales Programmladen
- Monitor-Dienstleistungen

#### Fehler-Signalisierung

Hat eine Einrichtung einen Hardware-Fehler erkannt, so erregt sie sofort die ERROR-Leitung. Ist die Einrichtung als Slave an einem Bus-Zyklus beteiligt, wird zusätzlich SLAVE ERROR eingeschaltet.

Das Erregen von ERROR veranlaßt:

- BUS CONTROL schaltet NES ein; damit gelangen alle Einrichtungen in den WAIT-Zustand und BUS CONTROL kann als Master Fehleranalyse- und Behandlungsoperationen ausführen.
- Falls die Einrichtung, die den Fehler bemerkt hat, als Master an einer Übertragung im "burst mode" beteiligt ist, schaltet sie BURST MODE aus.

Das Erregen von SLAVE ERROR veranlaßt das sofortige Ausschalten von BURST MODE.

Jede Einrichtung, in der die Erkennung von Hardware-Fehlern vorgesehen ist, muß wenigstens ein Fehlerregister enthalten, das über den Bus abfragbar ist. Dies ist erforderlich, damit BUS CONTROL die fehlerhafte Einrichtung lokalisieren kann (durch "polling" aller Fehlerregister).

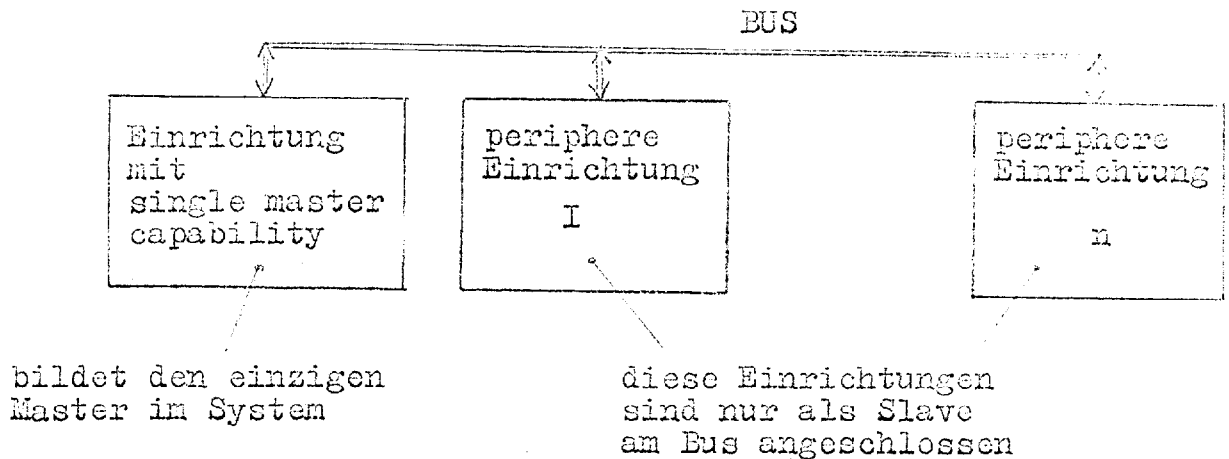
Hinweis: Das Erregen von NES gewährleistet keinen exakten Stop. Der jeweils aktuelle Zyklus wird noch zu Ende geführt. Alle CPU's gelangen in den WAIT-Zustand für den jeweils nachfolgenden Zyklus.

Während eines Buszyklus wird NES zusammen mit ACKNOWLEDGE eingeschaltet.

Weiterhin kann BUS CONTROL NES auch außerhalb der ERROR-Signalisierung einschalten, um bestimmte Dienstleistungen auszuführen. In diesem Fall erfolgt das Schalten von NES stets außerhalb der Buszyklen.

## Single Master Capability

Eine Einrichtung, die mit dieser Eigenschaft ausgerüstet ist, kann in kleineren Konfigurationen BUS CONTROL ersetzen.



Zweckmäßigerweise erhalten nur Einrichtungen diese Eigenschaften, die auf Grund ihrer internen "Intelligenz" als Steuer-Zentrale für eine Konfiguration in Frage kommen.

In einer solchen Konfiguration befinden sich folgende Bus-Leitungen fest im inaktiven Zustand;

- HOLD
- REQUEST 1 - 4
- SELECT
- SELECTIVE RESET
- NON EXECUTIVE STATE

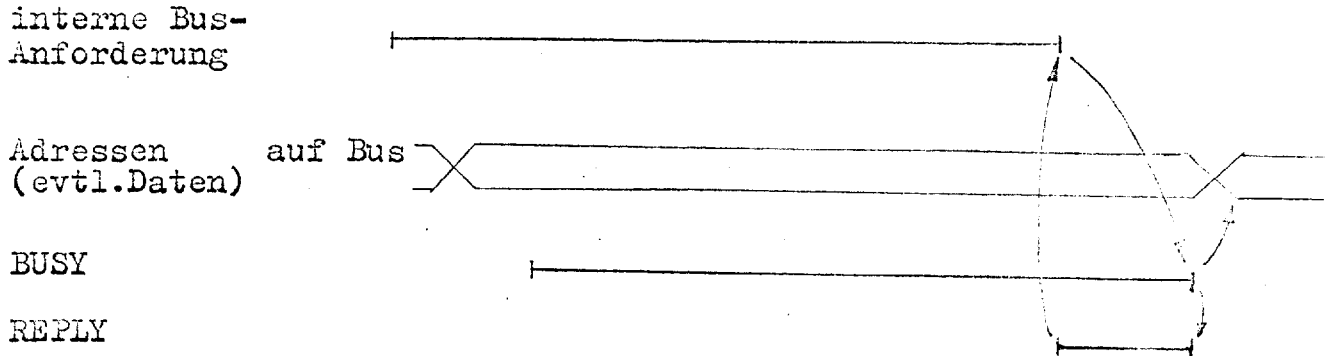
Die Bus-Leitung ACKNOWLEDGE befindet sich stets im aktiven Zustand.

Folgende Bus-Leitungen werden nicht ausgewertet:

- PRIORITY 1,0
- COMPARE MATCH
- ERROR
- SLAVE ERROR

Die RESET-Leitung muß von außen beschaltet werden (power-on-Rücksetzen).

Das Prinzip der Bus-Ansteuerung besteht darin, daß der Master zu Beginn jedes Buszyklus die Adresse (und bei "Schreiben" das Datenbyte) auf den Bus legt und daraufhin (mit wenigstens 100 ns Verzögerung) BUSY einschaltet.



Allgemeine zeitliche Bedingungen

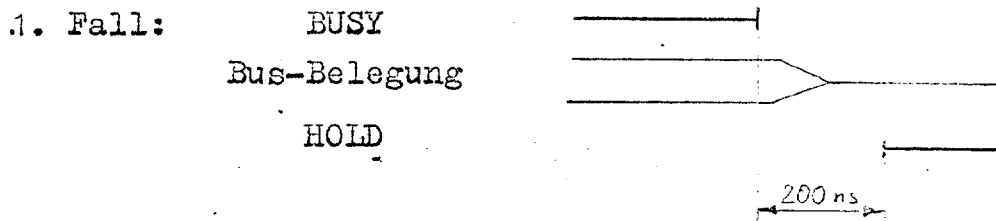
Gesamtdauer eines Buszyklus

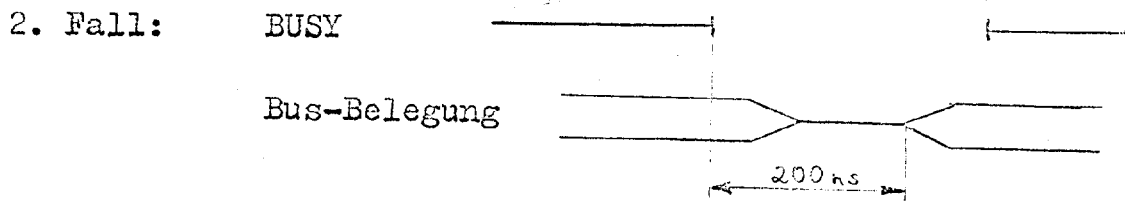
Ein Buszyklus darf maximal 5  $\mu$ s lang sein. Diese Zeit wird gemessen vom Anstieg von HOLD bis zum Abfall von BUSY.

Abstand zwischen den Buszyklen

Zwischen dem Abfall von BUSY und dem Einschalten von HOLD für den Start des nächsten Zyklus ist ein Abstand von wenigstens 200 ns zu gewährleisten. In dieser Zeit müssen die Einrichtungen, die am letzten Zyklus beteiligt waren, den Bus freigeben (d. h., alle Daten-, Adressen- und Begleitsignal-Leitungen müssen in den hochohmigen Zustand gebracht werden).

Wird der nächste Buszyklus durch Einschalten von BUSY gestartet, so beziehen sich die 200 ns auf das Intervall zwischen dem Ausschalten von BUSY (vorhergehender Zyklus) und der frühesten Belegung von Adressen-, Daten- oder Begleitsignal-Leitungen.





Bus-Belegung (Adressen, Daten, Begleitsignale) gegenüber BUSY

Die Bus-Belegung muß mit dem Einschalten von BUSY gültig sein (gilt für die Daten-Leitungen nur bei Schreiboperationen).

Die höchsten 4 Adreßbits müssen wenigstens 100 ns vor Einschalten von BUSY gültig sein, um die Auswahl der Slave-Einrichtung zu gewährleisten. Für die anderen Signale muß die Slave-Einrichtung einen eventuellen Skew gegenüber BUSY selbst intern kompensieren. Bei Lese-Operationen müssen die Daten-Leitungen wenigstens 50 ns vor dem Einschalten von REPLY gültig sein.

Die Gültigkeit der Bus-Belegung muß bis zum Ausschalten von BUSY aufrecht erhalten werden.

Dauer von impulsförmigen Bus-Signalen

HOLD:	100 - 200 ns
SELECT:	250 - 300 ns
SELECTIVE RESET:	2 - 4 µs
RESET:	2 - 4 µs

Abstand zwischen HOLD und PRIORITY<sub>0,1</sub>

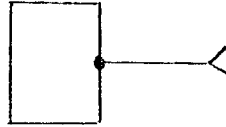
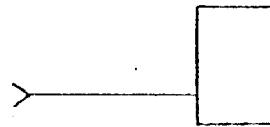
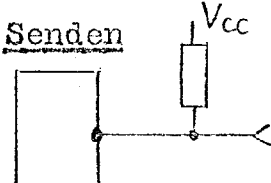





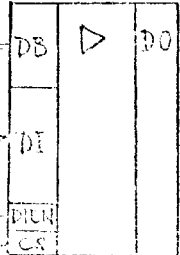
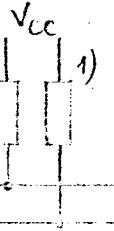
Der Abstand zwischen dem Abfall von HOLD und dem dem Einstellen der aktuellen Belegung der Leitungen PRIORITY 0,1 beträgt maximal 100 ns

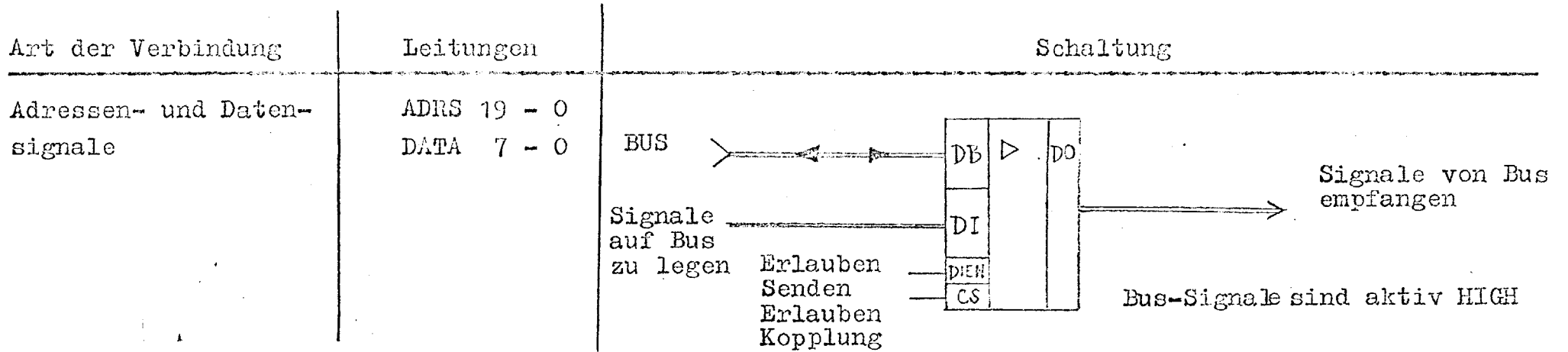
Verzögerung von HOLD zu REQUEST<sub>n</sub>

Spätestens 100 ns nach Einschalten von HOLD müssen die REQUEST-Signale an BUS CONTROL eintreffen.

Abstand zwischen PRIORITY 0,1 und SELECT

Der Abstand zwischen der Einstellung der aktuellen Belegung von PRIORITY 0,1 und der Vorderflanke von SELECT beträgt wenigstens 100 ns.

Art der Verbindung	Leitungen	Schaltung
BUS CONTROL zu allen Einrichtungen	RESET HOLD PRIORITY 1,0 SELECT ACKNOWLEDGE NON EXECUTIVE STATE SELECTIVE RESET	<div style="display: flex; justify-content: space-around;"> <div style="text-align: center;"> <p><u>Senden</u></p>  <p>TTL - Baustufe</p> </div> <div style="text-align: center;"> <p><u>Empfangen</u></p>  <p>TTL - Baustufe</p> </div> </div> <p style="text-align: center;">Bus-Signale können als aktiv LOW oder HIGH deklariert sein</p>
Alle Einrichtungen zu BUS CONTROL oder mehrere Einrichtungen belegen zugleich den Bus	REQUEST 1-4 ERROR	<div style="display: flex; justify-content: space-around;"> <div style="text-align: center;"> <p><u>Senden</u></p>  <p>open collector Baustufe</p> </div> <div style="text-align: center;"> <p><u>Empfangen</u></p>  <p>TTL - Baustufe</p> </div> </div> <p style="text-align: center;">Bus-Signale sind stets aktiv LOW</p>
Steuerleitungen und Begleitsignale, die zwischen Master und Slave ausgetauscht bzw. von BUS CONTROL ausgewertet werden	BUSY; M1; COMPARE MATCH READ; WRITE; RPLY; RELEASE; SLAVE ERROR BURST MODE INTERRUPT	<div style="display: flex; align-items: center;"> <div style="margin-right: 20px;"> <p>BUS</p>  </div> <div style="margin-right: 20px;"> <p>Signale auf BUS zu legen</p>  </div> <div style="margin-right: 20px;"> <p>Erlauben Senden</p>  </div> <div style="margin-right: 20px;"> <p>Erlauben Kopplung</p>  </div> <div style="margin-right: 20px;">  </div> <div style="margin-right: 20px;">  </div> <div> <p>1) bei Belastung mit mehr als einer TTL-Last ist ein Schmitt-Trigger zwischengeschaltet.</p> <p>Signale von Bus empfangen</p> <p>Bus-Signale sind stets aktiv LOW</p> </div> </div>



Bus - Ankopplung

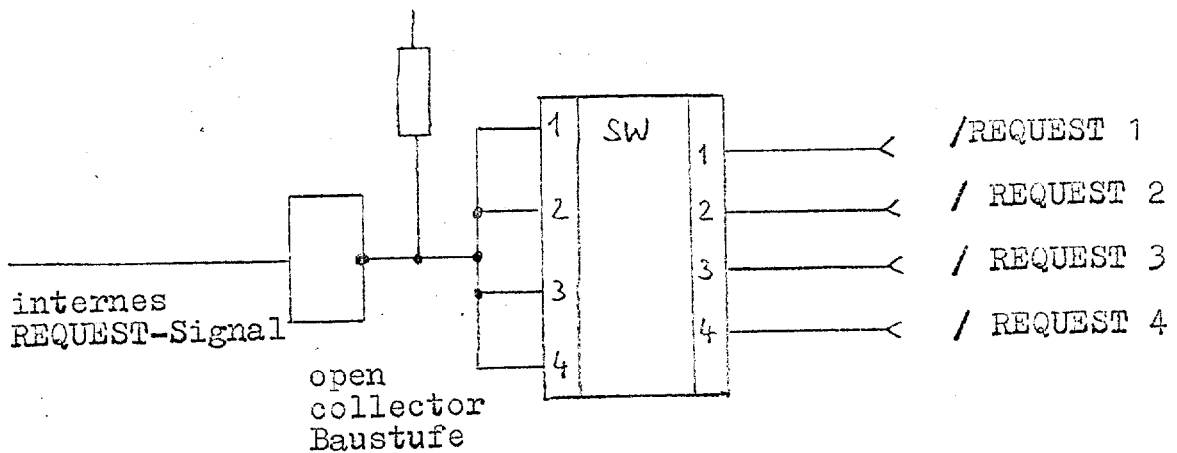
- Leitungen RESET; HOLD; INTERRUPT; SELECTIVE RESET; PRIORITY 1,0;  
NON EXECUTIVE STATE; ACKNOWLEDGE

Diese Leitungen werden als TTL-Signale empfangen.

- Leitungen REQUEST 1 - 4

Es wird nur eine der Leitungen angesteuert. Zur Auswahl ist ein "dual in line"-Schalter vorgesehen. Damit kann die Priorität der Einrichtung eingestellt werden.

Die Ansteuerung erfolgt mit "open collector"-Baustufen.



- Leitung SELECT

Diese Leitung wird als TTL-Signale empfangen und als TTL-Signal weitergeleitet.

- Leitungen BUSY;READ; ADRS 19 - 0; WRITE; INTERRUPT;

Die Signale werden auf den Bus gegeben, wenn die Einrichtung als Master ausgewählt ist (MASTER BUSY-Signal ein).

Ist die Einrichtung nicht als Master ausgewählt, werden die Signale vom Bus empfangen. Dabei werden BUSY und ARDS 19 - 16 ständig ausgewertet, um zu erkennen, ob die Einrichtung als Slave adressiert wird.

- Leitungen REPLY; RELEASE; SLAVE ERROR

Die Signale werden auf den Bus gegeben, wenn die Einrichtung als Slave ausgewählt ist (SLAVE CYCLE ein).

Die Signale werden vom Bus empfangen, wenn die Einrichtung als Master ausgewählt ist (MASTER BUSY).

- Leitung BURST MODE

Es ist eine "tri state"-Leitung, die mit einem LOW-Signal belegt wird, wenn die Einrichtung als Master ausgewählt und dabei "burst mode" gefordert wurde. Diese Signalbelegung bleibt bestehen, bis in der Master-Einrichtung "burst mode" ausgeschaltet wird.

In allen anderen Situationen wird das Signal von Bus empfangen.

- Leitung ERROR

Die Leitung wird über eine "open collector"-Baustufe von allen Einrichtungen angesteuert (unabhängig vom Zustand der betreffenden Einrichtung).

- Leitungen DATA 7 - 0

Die Signale werden auf den Bus gegeben, wenn die Einrichtung als Master ausgewählt ist und eine Schreiboperation (Datenübertragung zum Slave) ausgeführt werden soll bzw. wenn die Einrichtung als Slave ausgewählt ist (SLAVE SELECT) und eine Leseoperation ausgeführt werden soll (READ von Bus empfangen).

Die Signale werden vom Bus empfangen, wenn die Einrichtung als Master ausgewählt ist und eine Leseoperation (Datenübertragung vom Slave) ausgeführt werden soll bzw. wenn die Einrichtung als Slave ausgewählt ist und eine Schreiboperation ausgeführt werden soll (WRITE von Bus empfangen).